

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **2002-300538**

(43)Date of publication of application : **11.10.2002**

(51)Int.Cl. **H04N 7/01**

(21)Application number : **2001-097401** (71)Applicant : **SONY CORP**

(22)Date of filing : **29.03.2001** (72)Inventor : **KONDO TETSUJIRO**
ARIMITSU TETSUHIKO
FUJIWARA NAOKI
NAKAMURA YOSHITERU

(54) DEVICE FOR GENERATING COEFFICIENT DATA AND METHOD THEREFOR, AND DEVICE FOR PROCESSING INFORMATION SIGNAL USING THE SAME AND ITS METHOD, AND DEVICE FOR GENERATING MASTER COEFFICIENT DATA TO BE USED FOR THE SAME, AND ITS METHOD AND INFORMATION PROVIDING MEDIUM

(57)Abstract:

PROBLEM TO BE SOLVED: To freely adjust the resolution of image, without increasing the coefficient data of the estimation formula to be stored in a storage means.

SOLUTION: A coefficient data generating part 132 generates estimation coefficient data W_m of each class for obtaining horizontal resolution and vertical resolution, corresponding to parameters Q_h and Q_v inputted by a user through

operating a remote control transmitter 200, and stores the coefficient data in a coefficient memory 131. An estimation prediction calculating circuit 127 generates HD pixel data y_1 - y_4 , constituting output image signals by an estimation formula by using coefficient data W_i read from a coefficient memory 131 which corresponds to a class code CL and SD pixel data X_i of a predication tap. Therefore, the coefficient data W_m can be generated from the linear sum of a plurality of kinds coefficient data, and to obtain output image signals corresponding to the values of the inputted parameters Q_h and Q_v . Thus, the resolution of image can be abjusted freely.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of application
other than the examiner's decision of
rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

CLAIMS

[Claim(s)]

[Claim 1] Are used in case the input signal which consists of two or more information data is changed into the print-out signal which consists of two or more information data. Are multiplier data generation equipment which generates presumed-type multiplier data, and it is made to correspond to each combination of the student signal of a predetermined number, and the teacher signal of a predetermined number. The presumed-type multiplier data used in case the above-mentioned student signal is changed into the above-mentioned teacher signal are used as seed multiplier data. A conversion relation specification means to express with the conversion relation which is the relation between the signal which carried out linear transformation of the above-mentioned student signal for the relation between a storing means to store, and the above-mentioned input signal and the above-mentioned print-out signal, and the signal which carried out linear transformation of the above-mentioned teacher signal, and to specify this conversion relation, Multiplier data generation equipment characterized by having a multiplier generation means to generate by the operation using two or more above-mentioned seed multiplier data in which the presumed-type multiplier data used in case the above-mentioned input signal is changed into the above-mentioned print-out signal were stored by the above-mentioned storing means according to the above-mentioned conversion relation.

[Claim 2] The above-mentioned conversion relation is multiplier data generation equipment according to claim 1 characterized by to be a weighting multiplier to each above-mentioned student signal and the above-mentioned teacher signal at the time of expressing with the relation between the signal which carried out linear transformation of the above-mentioned student signal for the relation between the above-mentioned input signal and the above-mentioned print-out signal, and the signal which carried out linear transformation of the above-mentioned teacher signal.

[Claim 3] The above-mentioned multiplier generation means is multiplier data generation equipment according to claim 2 characterized by generating the above-mentioned multiplier data by the linear combination of two or more above-mentioned seed multiplier data using the above-mentioned weighting multiplier.

[Claim 4] It is multiplier data generation equipment according to claim 1 characterized by for all of the above-mentioned input signal, the above-mentioned print-out signal, the above-mentioned student signal, and the above-mentioned teacher signal being sound signals, and the above-mentioned print-out signal having a sampling frequency higher than the above-mentioned input signal.

[Claim 5] The above-mentioned conversion relation is multiplier data generation equipment according to claim 4 characterized by corresponding to change of the sampling frequency of the above-mentioned print-out signal over the above-mentioned input signal.

[Claim 6] The above-mentioned multiplier generation means is multiplier data generation equipment according to claim 5 characterized by generating the multiplier data corresponding to the change of a sampling frequency based on the above-mentioned conversion relation.

[Claim 7] It is multiplier data generation equipment according to claim 1 with which all of the above-mentioned input signal, the above-mentioned print-out signal, the above-mentioned student signal, and the above-mentioned teacher signal are picture signals, and the above-mentioned print-out signal is characterized by being high resolution rather than the above-mentioned input signal.

[Claim 8] The above-mentioned conversion relation is multiplier data generation equipment according to claim 7 characterized by corresponding to change of the resolution of the above-mentioned print-out signal over the above-mentioned input signal.

[Claim 9] The above-mentioned multiplier generation means is multiplier data generation equipment according to claim 8 characterized by generating the

multiplier data corresponding to the change of resolution based on the above-mentioned conversion relation.

[Claim 10] It is multiplier data generation equipment according to claim 1 characterized by for all of the above-mentioned input signal, the above-mentioned print-out signal, the above-mentioned student signal, and the above-mentioned teacher signal being picture signals, and the above-mentioned print-out signal having more pixels than the above-mentioned input signal.

[Claim 11] The above-mentioned conversion relation is multiplier data generation equipment according to claim 10 characterized by corresponding to change of the number of pixels of the above-mentioned print-out signal to the above-mentioned input signal.

[Claim 12] The above-mentioned multiplier generation means is multiplier data generation equipment according to claim 11 characterized by generating the multiplier data corresponding to change of the number of pixels based on the above-mentioned conversion relation.

[Claim 13] The above-mentioned conversion relation is multiplier data generation equipment according to claim 10 characterized by corresponding to the ratio of the number of pixels of the above-mentioned print-out signal to the above-mentioned input signal.

[Claim 14] The above-mentioned multiplier generation means is multiplier data generation equipment according to claim 13 characterized by generating the multiplier data corresponding to the ratio of the number of pixels based on the above-mentioned conversion relation.

[Claim 15] Are used in case the input signal which consists of two or more information data is changed into the print-out signal which consists of two or more information data. It is the multiplier data generation method which generates presumed-type multiplier data. The relation between the above-mentioned input signal and the above-mentioned print-out signal The step which expresses with the conversion relation which is the relation between the signal which carried out linear transformation of the above-mentioned student signal,

and the signal which carried out linear transformation of the above-mentioned teacher signal, and specifies this conversion relation, The presumed-type multiplier data used in case the above-mentioned input signal is changed into the above-mentioned print-out signal It is presumed-type multiplier data used according to the above-mentioned conversion relation in case the student signal corresponding to each of the combination of the student signal of a predetermined number and the teacher signal of a predetermined number is changed into a teacher signal. The multiplier data generation method characterized by having the step generated by the operation using two or more seed multiplier data.

[Claim 16] In order to generate the presumed-type multiplier data used in case the input signal which consists of two or more information data is changed into the print-out signal which consists of two or more information data The step which expresses with the conversion relation which is the relation between the signal which carried out linear transformation of the above-mentioned student signal for the relation between the above-mentioned input signal and the above-mentioned print-out signal, and the signal which carried out linear transformation of the above-mentioned teacher signal, and specifies this conversion relation, The presumed-type multiplier data used in case the above-mentioned input signal is changed into the above-mentioned print-out signal According to the above-mentioned conversion relation, it corresponds to each of the combination of the student signal of a predetermined number, and the teacher signal of a predetermined number. The information offer medium which offers the computer program for performing the step generated by the operation using two or more seed multiplier data which is presumed-type multiplier data used in case a student signal is changed into a teacher signal.

[Claim 17] It is the information signal processor which changes the 1st information signal which consists of two or more inputted information data into the 2nd information signal which consists of two or more information data. The 1st extract means which extracts the 1st data located around the attention data

concerning the 2nd information signal of the above from the 1st information signal of the above, The parameter input section into which the parameter value showing the relation between the 1st information signal of the above and the 2nd information signal of the above is inputted, A multiplier data generation means to make the presumed-type multiplier data used in case two or more seed multiplier data are held and the 1st information signal of the above is changed into the 2nd information signal of the above correspond to the above-mentioned parameter value, and to generate them by the linear combination of two or more above-mentioned seed multiplier data, The information signal processor characterized by having an operation means to generate the 2nd information signal of the above by the operation of the above-mentioned multiplier data and the 1st data of the above, using the above-mentioned presumed type.

[Claim 18] The 2nd extract means which extracts the 2nd data located around the attention data concerning the 2nd information signal of the above from the 1st information signal of the above, A feature detection means to detect the description concerning the above-mentioned attention data based on the 2nd data of the above extracted with the extract means of the above 2nd, It has further a class classification means to classify the above-mentioned attention data into one of two or more of the classes based on the above-mentioned description. For the above-mentioned maintenance means Two or more above-mentioned seed multiplier data are held for every class classified according to the above-mentioned class classification means. The above-mentioned operation means The information signal processor according to claim 17 characterized by generating the 2nd information signal of the above using the multiplier data generated using two or more above-mentioned seed multiplier data of a class classified according to the above-mentioned class classification means.

[Claim 19] A storing means to store two or more seed multiplier data which are presumed-type multiplier data used in case the above-mentioned multiplier data generation means corresponds to each of the combination of the student signal of a predetermined number, and the teacher signal of a predetermined number

and a student signal is changed into a teacher signal, The relation of the 1st information signal of the above and the 2nd information signal of the above which were expressed with the above-mentioned parameter value A conversion relation specification means to express with the conversion relation which is the relation between the signal which carried out linear transformation of the above-mentioned student signal, and the signal which carried out linear transformation of the above-mentioned teacher signal, and to specify this conversion relation, The presumed-type multiplier data used in case the 1st information signal of the above is changed into the 2nd information signal of the above The information signal processor according to claim 17 characterized by having a multiplier generation means to generate by the operation using two or more above-mentioned seed multiplier data stored in the above-mentioned storing means, according to the above-mentioned conversion relation.

[Claim 20] The above-mentioned conversion relation is an information signal processor according to claim 19 characterized by being a weighting multiplier to each above-mentioned student signal and the above-mentioned teacher signal at the time of expressing with the relation between the signal which carried out linear transformation of the above-mentioned student signal for the relation between the 1st information signal of the above, and the 2nd information signal of the above, and the signal which carried out linear transformation of the above-mentioned teacher signal.

[Claim 21] The above-mentioned multiplier generation means is an information signal processor according to claim 20 characterized by generating the above-mentioned multiplier data by the linear combination of two or more above-mentioned seed multiplier data using the above-mentioned weighting multiplier.

[Claim 22] It is the information signal processor according to claim 19 characterized by for all of the 1st information signal of the above, the 2nd information signal of the above, the above-mentioned student signal, and the above-mentioned teacher signal being sound signals, and the 2nd information signal of the above having a sampling frequency higher than the 1st information

signal of the above.

[Claim 23] The above-mentioned conversion relation is an information signal processor according to claim 22 characterized by corresponding to the sampling frequency of the 2nd information signal of the above over the 1st information signal of the above.

[Claim 24] The above-mentioned multiplier generation means is an information signal processor according to claim 23 characterized by generating the multiplier data corresponding to the sampling frequency based on the above-mentioned conversion relation.

[Claim 25] It is the information signal processor according to claim 19 with which all of the 1st information signal of the above, the 2nd information signal of the above, the above-mentioned student signal, and the above-mentioned teacher signal are picture signals, and the 2nd information signal of the above is characterized by being high resolution rather than the 1st information signal of the above.

[Claim 26] The above-mentioned conversion relation is an information signal processor according to claim 25 characterized by corresponding to change of the resolution of the 2nd information signal of the above over the 1st information signal of the above.

[Claim 27] The above-mentioned multiplier generation means is an information signal processor according to claim 26 characterized by generating the multiplier data corresponding to the change of resolution based on the above-mentioned conversion relation.

[Claim 28] It is the information signal processor according to claim 19 characterized by for all of the 1st information signal of the above, the 2nd information signal of the above, the above-mentioned student signal, and the above-mentioned teacher signal being picture signals, and the 2nd information signal of the above having more pixels than the 1st information signal of the above.

[Claim 29] The above-mentioned conversion relation is an information signal

processor according to claim 28 characterized by corresponding to change of the number of pixels of the 2nd information signal of the above to the 1st information signal of the above.

[Claim 30] The above-mentioned multiplier generation means is an information signal processor according to claim 29 characterized by generating the multiplier data corresponding to change of the number of pixels based on the above-mentioned conversion relation.

[Claim 31] The above-mentioned conversion relation is an information signal processor according to claim 28 characterized by corresponding to the ratio of the number of pixels of the 2nd information signal of the above to the 1st information signal of the above.

[Claim 32] The above-mentioned multiplier generation means is an information signal processor according to claim 31 characterized by generating the multiplier data corresponding to the ratio of the number of pixels based on the above-mentioned conversion relation.

[Claim 33] It is the information signal art which changes the 1st information signal which consists of two or more inputted information data into the 2nd information signal which consists of two or more information data. The step which extracts the data located around the attention data concerning the 2nd information signal of the above from the 1st information signal of the above, The step which the presumed-type multiplier data used in case the 1st information signal of the above is changed into the 2nd information signal of the above are made to correspond to the parameter value into which it was inputted, and generates them by the linear combination of two or more seed multiplier data, The information signal art characterized by having the step which generates the 2nd information signal of the above by the operation of the multiplier data by which generation was carried out [above-mentioned], and the data by which the extract was carried out [above-mentioned] using the above-mentioned presumed type.

[Claim 34] In order to change the 1st information signal which consists of two or

more inputted information data into the 2nd information signal which consists of two or more information data. The step which extracts the data located around the attention data concerning the 2nd information signal of the above from the 1st information signal of the above, The step which the presumed-type multiplier data used in case the 1st information signal of the above is changed into the 2nd information signal of the above are made to correspond to the parameter value into which it was inputted, and generates them by the linear combination of two or more seed multiplier data, The information offer medium which offers the computer program which performs the step which generates the 2nd information signal of the above using the above-mentioned presumed type by the operation of the multiplier data by which generation was carried out [above-mentioned], and the data by which the extract was carried out [above-mentioned].

[Claim 35] It is equipment which generates the seed multiplier data used in order to obtain the presumed-type multiplier data used in case the 1st information signal which consists of two or more information data is changed into the 2nd information signal which consists of two or more information data. The 1st signal-processing means which acquires the teacher signal of the number of appointed numbers corresponding to the 2nd information signal of the above, The 2nd signal-processing means which acquires the student signal of the number of appointed numbers corresponding to the 1st information signal of the above, It corresponds to each of the combination of the student signal of the above-mentioned number of appointed numbers, and the teacher signal of the above-mentioned number of appointed numbers. Seed multiplier data generation equipment characterized by having a seed multiplier generation means to generate the above-mentioned presumed-type multiplier data used in case the above-mentioned student signal is changed into the above-mentioned teacher signal as the above-mentioned seed multiplier data.

[Claim 36] The 1st extract means which extracts the 1st data with which the above-mentioned seed multiplier generation means is located around the attention data concerning the above-mentioned teacher signal from the above-

mentioned student signal, A normal equation generation means to generate the normal equation for obtaining above-mentioned presumed-type multiplier data from the 1st data extracted with the extract means of the above 1st, and the attention data concerning the above-mentioned teacher signal, Seed multiplier data generation equipment according to claim 35 characterized by having a multiplier data operation means to solve the above-mentioned normal equation and to obtain above-mentioned presumed-type multiplier data.

[Claim 37] The 2nd extract means which extracts the 2nd data with which the above-mentioned seed multiplier generation means is located around the attention data concerning the above-mentioned teacher signal from the above-mentioned student signal, A feature detection means to detect the description concerning the above-mentioned attention data based on the 2nd data of the above extracted with the extract means of the above 2nd, Based on the description detected with the above-mentioned feature detection means, it has further a class classification means to classify the above-mentioned attention data into one of two or more of the classes. The above-mentioned normal equation generation means From the attention data concerning the class classified according to the above-mentioned class classification means, the 1st data extracted with the data extraction means of the above 1st, and the above-mentioned teacher signal It is seed multiplier data generation equipment according to claim 36 characterized by generating the generation equation for obtaining the above-mentioned multiplier data for every class, and for the above-mentioned multiplier data operation means solving the normal equation for every above-mentioned class, and obtaining the above-mentioned multiplier data for every class.

[Claim 38] The signal-processing means of the above 1st is seed multiplier data generation equipment according to claim 35 characterized by acquiring the teacher signal of the above-mentioned number of appointed numbers from a criteria teacher signal using a space shift filter.

[Claim 39] It is the approach of generating the seed multiplier data used in order

to obtain the presumed-type multiplier data used in case the 1st information signal which consists of two or more information data is changed into the 2nd information signal which consists of two or more information data. The step which acquires the teacher signal of the number of appointed numbers corresponding to the 2nd information signal of the above, The step which acquires the student signal of the number of appointed numbers corresponding to the 1st information signal of the above, The seed multiplier data generation method characterized by having the step which generates the above-mentioned presumed-type multiplier data used in case it corresponds to each of the combination of the student signal of the above-mentioned number of appointed numbers, and the teacher signal of the above-mentioned number of appointed numbers and the above-mentioned student signal is changed into the above-mentioned teacher signal as the above-mentioned seed multiplier data.

[Claim 40] In order to generate the seed multiplier data used in order to obtain the presumed-type multiplier data used in case the 1st information signal which consists of two or more information data is changed into the 2nd information signal which consists of two or more information data The step which acquires the teacher signal of the number of appointed numbers corresponding to the 2nd information signal of the above, The step which acquires the student signal of the number of appointed numbers corresponding to the 1st information signal of the above, It corresponds to each of the combination of the student signal of the above-mentioned number of appointed numbers, and the teacher signal of the above-mentioned number of appointed numbers. The information offer medium which offers the computer program which performs the step which generates the above-mentioned presumed-type multiplier data used in case the above-mentioned student signal is changed into the above-mentioned teacher signal as the above-mentioned seed multiplier data.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to an information offer medium at the generation equipment of the inverter of the information signal which applied when changing the video signal of NTSC system into the video signal of a Hi-Vision method, and used the suitable generation equipment of multiplier data and a suitable generation method, and it and the conversion approach, and the seed multiplier data used for it and a generation method, and a list. The conversion relation showing the relation between an input signal and a print-out signal which is the relation between the signal which carried out linear transformation of the student signal, and the signal which carried out linear transformation of the teacher signal is followed in detail. The operation using two or more seed multiplier data which are presumed-type multiplier data used in case the student signal corresponding to each of the combination of the student signal of a predetermined number and the teacher signal of a predetermined number is changed into a teacher signal is performed. By generating the presumed-type multiplier data used in case an input signal is changed into the Kamiide force information signal The multiplier data generation equipment which enabled it to obtain what was obtained by the study which actually used the student signal and the teacher signal as presumed-type multiplier data used in case an input signal is changed into a print-out signal, and the same thing is started.

[0002]

[Description of the Prior Art] The format conversion which changes SD (Standard Definition) signal of the former, for example, 525i signals, into HD (High Definition) signal of 1050i signals is proposed. As for 525i signals, the number of Rhine means the picture signal of an interlace method by 525, and, as for 1050i signals, the number of Rhine means the picture signal of an interlace method by 1050.

[0003] Drawing 20 shows the pixel physical relationship of 525i signals and 1050i signals. A big dot is the pixel of 525i signals here, and a small dot is the pixel of 1050i signals. Moreover, a continuous line shows the pixel location of the odd number field, and the broken line shows the pixel location of the even number field. When changing 525i signals into 1050i signals, in each field of odd number and even number, it is necessary to obtain 4 pixels of 1050i signals corresponding to 1 pixel of 525i signals.

[0004] In order to perform conventionally format conversion which was mentioned above, in case the pixel data of 1050i signals are obtained from the pixel data of 525i signals, the presumed-type multiplier data corresponding to the phase of each pixel of 1050i signals over the pixel of 525i signals are stored in memory, and asking for the pixel data of 1050i signals by the presumed type using this multiplier data is proposed.

[0005]

[Problem(s) to be Solved by the Invention] As mentioned above, in what asks for the pixel data of 1050i signals, the presumed type is fixed and resolution of the image by this 1050i signal was not able to be made into desired resolution like adjustments, such as the conventional contrast and sharpness, according to the contents of an image etc. by it.

[0006] The purpose of this invention is to enable it to adjust resolution of an image freely, for example, without making [many] the presumed-type multiplier data stored in the storing means. Moreover, the purpose of this invention is to enable it to adjust adjustment of the size of an image, and the sampling frequency of a sound signal freely, for example, without making [many] the presumed-type multiplier data stored in the storing means.

[0007]

[Means for Solving the Problem] Are used in case the multiplier data generation equipment concerning this invention changes the input signal which consists of two or more information data into the print-out signal which consists of two or more information data. Are multiplier data generation equipment which generates

presumed-type multiplier data, and it is made to correspond to each combination of the student signal of a predetermined number, and the teacher signal of a predetermined number. The presumed-type multiplier data used in case a student signal is changed into a teacher signal are used as seed multiplier data. A conversion relation specification means to express with the conversion relation which is the relation between the signal which carried out linear transformation of the student signal for the relation between a storing means to store, and an input signal and a print-out signal, and the signal which carried out linear transformation of the teacher signal, and to specify this conversion relation, It has a multiplier generation means to generate by the operation using two or more seed multiplier data in which the presumed-type multiplier data used in case an input signal is changed into a print-out signal were stored by the storing means according to the above-mentioned conversion relation.

[0008] Moreover, the multiplier data generation method concerning this invention Are used in case the input signal which consists of two or more information data is changed into the print-out signal which consists of two or more information data. It is the multiplier data generation method which generates presumed-type multiplier data. The relation between an input signal and a print-out signal The step which expresses with the conversion relation which is the relation between the signal which carried out linear transformation of the student signal, and the signal which carried out linear transformation of the teacher signal, and specifies this conversion relation, The presumed-type multiplier data used in case an input signal is changed into a print-out signal According to the above-mentioned conversion relation, it corresponds to each of the combination of the student signal of a predetermined number, and the teacher signal of a predetermined number, and has the step generated by the operation using two or more seed multiplier data which is presumed-type multiplier data used in case a student signal is changed into a teacher signal.

[0009] Moreover, the information offer medium concerning this invention offers the computer program for performing each step of an above-mentioned multiplier

data generation method.

[0010] In this invention, it is made to correspond to each of the combination of the student signal of a predetermined number, and the teacher signal of a predetermined number, and the presumed-type multiplier data used in case a student signal is changed into a teacher signal are stored in the storing means as seed multiplier data.

[0011] It is expressed with the conversion relation whose relation between an input signal and a print-out signal is the relation between the signal which carried out linear transformation of the student signal, and the signal which carried out linear transformation of the teacher signal, and this conversion relation is specified. For example, this conversion relation is expressed with the weighting multiplier to each student signal and teacher signal at the time of expressing with the relation between the signal which carried out linear transformation of the student signal for the relation between an input signal and a print-out signal, and the signal which carried out linear transformation of the teacher signal.

[0012] When all of an input signal, a print-out signal, a student signal, and a teacher signal are sound signals, as for a print-out signal, a sampling frequency is made higher than an input signal. Thus, when an information signal was a sound signal, conversion relation should correspond to change of the sampling frequency of the print-out signal for example, over an input signal.

[0013] When all of an input signal, a print-out signal, a student signal, and a teacher signal are picture signals, let a print-out signal be high resolution rather than an input signal. Thus, when an information signal was a picture signal, conversion relation should correspond to change of the resolution of the print-out signal for example, over an input signal. Moreover, when an information signal was a picture signal in this way, conversion relation should be equivalent to change and the ratio of the number of pixels of a print-out signal to an input signal.

[0014] And the presumed-type multiplier data used in case an input signal is changed into a print-out signal are generated according to conversion relation by

the operation using two or more seed multiplier data stored in the storing means.

[0015] For example, when an information signal is a sound signal, the multiplier data corresponding to the change of a sampling frequency based on conversion relation are generated. It becomes possible to acquire the print-out signal with which the sampling frequency changed to the input signal by using this multiplier data.

[0016] Moreover, for example, when an information signal is a picture signal, the multiplier data corresponding to the change of resolution based on conversion relation are generated. It becomes possible to acquire the print-out signal with which resolution changed to the input signal by using this multiplier data.

[0017] Moreover, for example, when an information signal is a picture signal, the multiplier data corresponding to change or the ratio of the number of pixels based on conversion relation are generated. It becomes possible to acquire the print-out signal with which the number of pixels changed to the input signal by using this multiplier data.

[0018] The information signal processor concerning this invention the 1st information signal which consists of two or more inputted information data The 1st extract means which extracts the 1st data located around the attention data which are the information signal processor changed into the 2nd information signal which consists of two or more information data, and are applied to the 2nd information signal from the 1st information signal, The parameter input section into which the parameter value showing the relation between the 1st information signal and the 2nd information signal is inputted, A multiplier data generation means to make the presumed-type multiplier data used in case two or more seed multiplier data are held and the 1st information signal is changed into the 2nd information signal correspond to parameter value, and to generate them by the linear combination of two or more seed multiplier data, It has an operation means to generate the 2nd information signal by the operation of multiplier data and the 1st data, using a presumed type.

[0019] For example, the presumed-type multiplier data used in case a multiplier

data generation means is made to correspond to each combination of the student signal of a predetermined number and the teacher signal of a predetermined number and a student signal is changed into a teacher signal are used as seed multiplier data. The relation between a storing means to store, and the 1st information signal and the 2nd information signal of the above expressed with parameter value A conversion relation specification means to express with the conversion relation which is the relation between the signal which carried out linear transformation of the student signal, and the signal which carried out linear transformation of the teacher signal, and to specify this conversion relation, It has a multiplier generation means to generate by the operation using two or more seed multiplier data in which the presumed-type multiplier data used in case the 1st information signal is changed into the 2nd information signal were stored by the storing means according to conversion relation.

[0020] The information signal art concerning this invention moreover, the 1st information signal which consists of two or more inputted information data The step which extracts the data located around the attention data which are the information signal conversion approach changed into the 2nd information signal which consists of two or more information data, and are applied to the 2nd information signal from the 1st information signal, The step which the presumed-type multiplier data used in case the 1st information signal is changed into the 2nd information signal are made to correspond to the parameter value into which it was inputted, and generates them by the linear combination of two or more seed multiplier data, It has the step which generates the 2nd information signal by the operation of the generated multiplier data and the extracted data using a presumed type.

[0021] Moreover, the information offer medium concerning this invention offers the computer program for performing each step of an above-mentioned information signal art.

[0022] In this invention, the parameter value showing the relation between the 1st information signal and the 2nd information signal is inputted from the parameter

input section. Moreover, for example, when an information signal is a sound signal, change of the sampling frequency of the 2nd information signal over the 1st information etc. is shown by the value of this parameter. For example, when an information signal is a picture signal, change of the resolution of the 2nd information signal over the 1st information signal, change of the number of pixels, etc. are shown by the value of this parameter.

[0023] The presumed-type multiplier data used in case the 1st information signal is changed into the 2nd information signal make it correspond to the inputted parameter value, and are generated by the linear combination of two or more seed multiplier data. And the 1st data located around the attention data concerning the 2nd information signal is extracted from the 1st information signal. The 2nd information signal is generated by the operation of the generated multiplier data and the 1st extracted data using a presumed type.

[0024] Thus, the presumed-type multiplier data used in case the 1st information signal is changed into the 2nd information signal are made to correspond to the parameter value into which it was inputted, and are generated by the linear combination of two or more seed multiplier data, and it becomes possible to acquire the 2nd information signal corresponding to the inputted parameter value. Thereby, the resolution of an image, the size of an image, the sampling frequency of a sound signal, etc. can be freely adjusted now.

[0025] Two or more seed multiplier data correspond to each of the combination of the student signal of a predetermined number, and the teacher signal of a predetermined number here. It is presumed-type multiplier data used in case a student signal is changed into a teacher signal. Moreover, the relation of the 1st information signal and the 2nd information signal which were expressed with parameter value By expressing and specifying by the conversion relation which is the relation between the signal which carried out linear transformation of the student signal, and the signal which carried out linear transformation of the teacher signal, and obtaining multiplier data by the operation using two or more seed multiplier data according to this conversion relation What was obtained by

the study which actually used the student signal and the teacher signal as the multiplier data, and the same thing can be obtained, and it becomes the 2nd information signal it can be accurate and convertible about the 1st information signal.

[0026] The seed multiplier data generation equipment concerning this invention is equipment which generates the seed multiplier data used in order to obtain the presumed-type multiplier data used in case the 1st information signal which consists of two or more information data is changed into the 2nd information signal which consists of two or more information data. The 1st signal-processing means which acquires the teacher signal of the number of appointed numbers corresponding to the 2nd information signal, The 2nd signal-processing means which acquires the student signal of the number of appointed numbers corresponding to the 1st information signal, It corresponds to each of the combination of the student signal of the number of appointed numbers, and the teacher signal of the number of appointed numbers, and has a seed multiplier generation means to generate the presumed-type multiplier data used in case a student signal is changed into a teacher signal as seed multiplier data.

[0027] For example, the 1st extract means which extracts the 1st data located around the attention data which a seed multiplier generation means requires for a teacher signal from a student signal, It has a normal-equation generation means to generate the normal equation for obtaining presumed-type multiplier data from the 1st data extracted with this 1st extract means, and the attention data concerning a teacher signal, and a multiplier data operation means to solve this normal equation and to obtain presumed-type multiplier data.

[0028] The seed multiplier data generation method concerning this invention is the approach of generating the seed multiplier data used in order to obtain the presumed-type multiplier data used in case the 1st information signal which consists of two or more information data is changed into the 2nd information signal which consists of two or more information data. The step which acquires the teacher signal of the number of appointed numbers corresponding to the 2nd

information signal, and the step which acquires the student signal of the number of appointed numbers corresponding to the 1st information signal, It corresponds to each of the combination of the student signal of the number of appointed numbers, and the teacher signal of the number of appointed numbers, and has the step which generates the presumed-type multiplier data used in case a student signal is changed into a teacher signal as seed multiplier data. Moreover, the information offer medium concerning this invention offers the computer program for performing each step of an above-mentioned seed multiplier data generation method.

[0029] In this invention, while the teacher signal of the number of appointed numbers corresponding to the 2nd information signal is acquired, the student signal of the number of appointed numbers corresponding to the 1st information signal is acquired. For example, the teacher signal of the number of appointed numbers is acquired from a criteria teacher signal using a space shift filter. And it corresponds to each of the combination of the student signal of the number of appointed numbers, and the teacher signal of the number of appointed numbers, and the presumed-type multiplier data used in case a student signal is changed into a teacher signal are generated as seed multiplier data.

[0030] Thus, it becomes possible to generate the presumed-type multiplier data used by using two or more seed multiplier data generated in case the 1st information signal is changed into the 2nd information signal by the operation according to the relation between the 1st information signal and the 2nd information signal.

[0031]

[Embodiment of the Invention] The gestalt of implementation of the 1st of this invention is explained. Drawing 1 shows the configuration of the television receiver 100 as a gestalt of the 1st operation. This television receiver 100 acquires SD signal of 525i signals from a broadcast signal, changes this 525i signal into HD signal of 1050i signals, and displays the image by that 1050i signal.

[0032] The television receiver 100 is equipped with a microcomputer and has the system controller 101 for controlling system-wide actuation, and the remote control signal receive circuit 102 which receives a remote control signal. It connects with a system controller 101 and the remote control signal receive circuit 102 receives the remote control signal RM outputted according to actuation of a user from the remote control transmitter 200, and it is constituted so that the actuation signal corresponding to the signal RM may be supplied to a system controller 101.

[0033] Moreover, the television receiver 100 has a receiving antenna 105, the tuner 106 which the broadcast signal (RF modulating signal) caught with this receiving antenna 105 is supplied, performs channel selection processing, intermediate frequency magnification processing, detection processing, etc., and acquires SD signal (525i signals), and the buffer memory 109 for saving temporarily SD signal outputted from this tuner 106.

[0034] Moreover, the picture signal processing section 110 which changes into HD signal (1050i signals) SD signal (525i signals) with which the television receiver 100 is saved temporarily at buffer memory 109, The display section 111 which displays the image by HD signal outputted from this picture signal processing section 110, The OSD (On Screen Display) circuit 112 for generating the status signal SCH for displaying an alphabetic character graphic form etc. on the screen of this display section 111, It has the synthetic vessel 113 for compounding to HD signal outputted from the picture signal processing section 110 which mentioned the status signal SCH above, and supplying the display section 111. The display section 111 consists of flat-panel displays, such as for example, a CRT (cathode-ray tube) display or LCD (liquid crystal display).

[0035] Actuation of the television receiver 100 shown in drawing 1 is explained. SD signal (525i signals) outputted from a tuner 106 is supplied to buffer memory 109, and is saved temporarily. And SD signal temporarily memorized by this buffer memory 109 is supplied to the picture signal processing section 110, and is changed into HD signal (1050i signals). That is, in the picture signal processing

section 110, the pixel data (henceforth "HD pixel data") which constitute HD signal are obtained from the pixel data (henceforth "SD pixel data") which constitute SD signal. HD signal outputted from this picture signal processing section 110 is supplied to the display section 111, and the image by that HD signal is displayed on the screen of this display section 111.

[0036] moreover -- not mentioning above, either -- by actuation of the remote control transmitter 200, a user changes the value of Parameters Qh and Qv and can adjust the horizontal and vertical resolution of the image displayed to have mentioned above on the screen of the display section 111. In the state of adjustment of this resolution, the display of the value of Parameters Qh and Qv is performed on the screen of the display section 111. Although not illustrated here, this display is performed with a numeric value or a bar graph. A user can adjust the value of Parameters Qh and Qv with reference to this display.

[0037] Thus, in case the value of Parameters Qh and Qv is displayed on a screen, a system controller 101 supplies an indicative data to the OSD circuit 112. The OSD circuit 112 will generate a status signal SCH based on that indicative data, and will supply this status signal SCH to the display section 111 through the synthetic vessel 113.

[0038] Next, the detail of the picture signal processing section 110 is explained. the 1- which this picture signal processing section 110 takes out alternatively the data of two or more SD pixels located around the attention pixel concerning HD signal (1050i signals) from SD signal (525i signals) memorized by buffer memory 109, and is outputted -- it has the 3rd tap selection circuitry 121-123.

[0039] The 1st tap selection circuitry 121 takes out alternatively the data of SD pixel (a "prediction tap" is called) used for prediction. The 2nd tap selection circuitry 122 takes out alternatively the data of SD pixel (a "space class tap" is called) used for the class classification corresponding to the level distribution pattern of SD pixel data. The 3rd tap selection circuitry 123 takes out alternatively the data of SD pixel (a "motion class tap" is called) used for the class classification corresponding to a motion. In addition, when determining a space

class using SD pixel data belonging to two or more fields, it will move also to this space class and information will be included.

[0040] Moreover, the picture signal processing section 110 detects the level distribution pattern of the data (SD pixel data) of a space class tap alternatively taken out by the 2nd tap selection circuitry 122, detects a space class based on this level distribution pattern, and has the space class detector 124 which outputs that class information.

[0041] In the space class detector 124, an operation which compresses each SD pixel data into 2 bit data from 8 bit data is performed, for example. And from the space class detector 124, the compressed data corresponding to each SD pixel data is outputted as class information on a space class. A data compression is performed by ADRC (Adaptive Dynamic Range Coding) in the gestalt of this operation. In addition, as an information-compression means, DPCM (predicting coding), VQ (vector quantization), etc. may be used in addition to ADRC.

[0042] Originally, although it is the adaptation re-quantizing method which turned and was developed for high performance coding VTR (Video Tape Recorder), since ADRC can express the local pattern of signal level efficiently by the short word length, it is used for the data compression mentioned above, and is suitable. If maximum of the data (SD pixel data) of a space class tap is set to MAX and DR (= MAX-MIN +1) and a re-quantifying bit number are set [the minimum value] to P for the dynamic range of the data of MIN and a space class tap when using ADRC, the re-quantization code q_i as compressed data will be obtained as class information on a space class by the operation of (1) type to each SD pixel data k_i as data of a space class tap. However, in (1) type, [] means cut-off processing. As data of a space class tap, when there are SD pixel data of N_a individual, they are $i = 1 - N_a$.

$$q_i = [(k_i - \text{MIN} + 0.5) \cdot 2^{P/DR}] \dots (1)$$

[0043] Moreover, the picture signal processing section 110 detects the motion class for mainly expressing extent of a motion with the 3rd tap selection circuitry 123 from the data (SD pixel data) of a motion class tap taken out alternatively,

and has the motion class detector 125 which outputs the class information. [0044] inter-frame [from the data (SD pixel data) m_i and n_i of a motion class tap alternatively taken out by the 3rd tap selection circuitry 123 in this motion class detector 125] -- difference is computed, threshold processing is further performed to the average of the absolute value of that difference, and the motion class which is the index of a motion is detected. That is, the average AV of the absolute value of difference is computed by (2) types in the motion class detector 125. In the 3rd tap selection circuitry 123, as data of for example, a class tap, when six SD pixel data m_1 - m_6 and six SD pixel data n_1 - n_6 in front of one of them are taken out, Nb in (2) types is 6.

[0045]

[Equation 1]

×

[0046] And the average AV computed as mentioned above is compared with one piece or two or more thresholds, and moves by the motion class detector 125, and the class information MV on a class is acquired in it. For example, when the thresholds th_1 , th_2 , and th_3 ($th_1 < th_2 < th_3$) of three pieces are prepared and it detects four motion classes, it is made into $MV=3$ at the time of $MV=2$ and $th_3 < AV$ at the time of $MV=1$ and $th_2 < AV \leq th_3$ at the time of $MV=0$ and $th_1 < AV \leq th_2$ at the time of $AV \leq th_1$.

[0047] Moreover, the picture signal processing section 110 has the class composition circuit 126 for obtaining the class code CL which shows the class to which the pixel (attention pixel) of the re-quantization code q_i as class information on the space class outputted from the space class detector 124 and HD signal (1050i signals) which should be created based on the class information MV on the motion class outputted from the motion class detector 125 belongs.

[0048] The operation of the class code CL is performed by (3) types in this class composition circuit 126. In addition, in (3) types, the re-quantifying bit number [in

/ Na, and / in P / ADRC] is shown. [the number of the data (SD pixel data) of a space class tap]

[0049]

[Equation 2]

\times

[0050] Moreover, the picture signal processing section 110 has the coefficient memory 131. This coefficient memory 131 stores the presumed-type multiplier data used in the presumed prediction arithmetic circuit 127 mentioned later. This multiplier data is the information for changing SD signal (525i signals) into HD signal (1050i signals). The class code CL outputted to a coefficient memory 131 from the class composition circuit 126 mentioned above reads, and it is supplied as address information. From this coefficient memory 131, the multiplier data W_i corresponding to the class code CL will be read, and the presumed prediction arithmetic circuit 127 will be supplied.

[0051] Moreover, the picture signal processing section 110 has the multiplier data generation section 132 which generates the multiplier data W_m stored in a coefficient memory 131 as mentioned above. This multiplier data generation section 132 consists of a seed coefficient memory 133, an image quality conversion filter generator 134, and a multiplier composition circuit 135. Generation processing of the multiplier data W_m in this multiplier data generation section 132 is performed for every field at a perpendicular blanking period.

[0052] Two or more seed multiplier data are beforehand stored in the seed coefficient memory 133. Here, the detail of seed multiplier data is explained. In the presumed prediction arithmetic circuit 127 mentioned later, HD pixel data y shall calculate by the presumed formula of (4) types. In addition, in the presumed type of (4) types, n is the number of prediction taps.

[0053]

[Equation 3]

×

[0054] Although seed multiplier data are generated by study, they explain this study approach first. Study is performed to two or more signal data for every class. When the number of data is m , the following (5) types are set up according to (4) types.

$$y_k = W_1 x_{k1} + W_2 x_{k2} + \dots + W_n x_{kn} \dots (5)$$

($k = 1, 2, \dots, m$)

Since it is not decided in $m > n$ that the multiplier data W_1, W_2, \dots, W_n will be meaning, the following (6) types define the element of the error vector e , and it asks for the multiplier data which make (7) types min. It is a solution method by the so-called least square method.

[0055]

[Equation 4]

×

[0056] Here, it asks for the partial differential coefficient by W_i of (7) types. It should just ask for each multiplier W_i so that the following (8) types may be set to 0.

[0057]

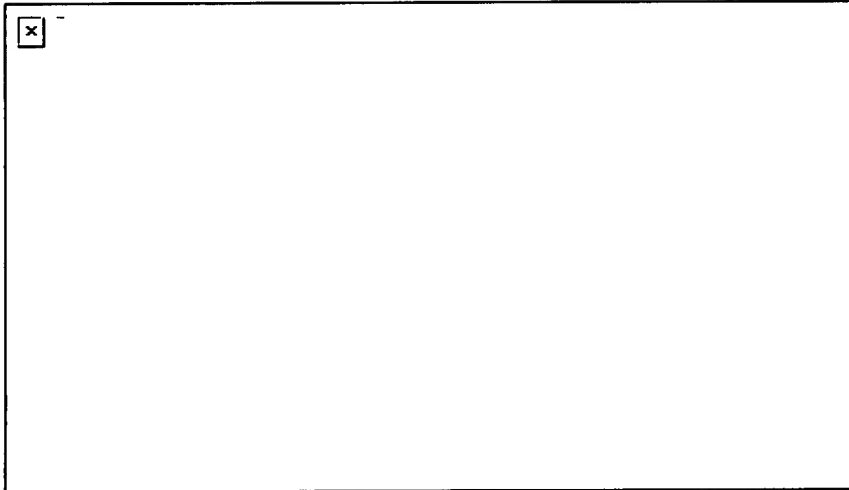
[Equation 5]

×

[0058] If X_{ij} and Y_i are hereafter defined like (9) types and (10) types, (8) types will be rewritten by (11) types using a matrix.

[0059]

[Equation 6]

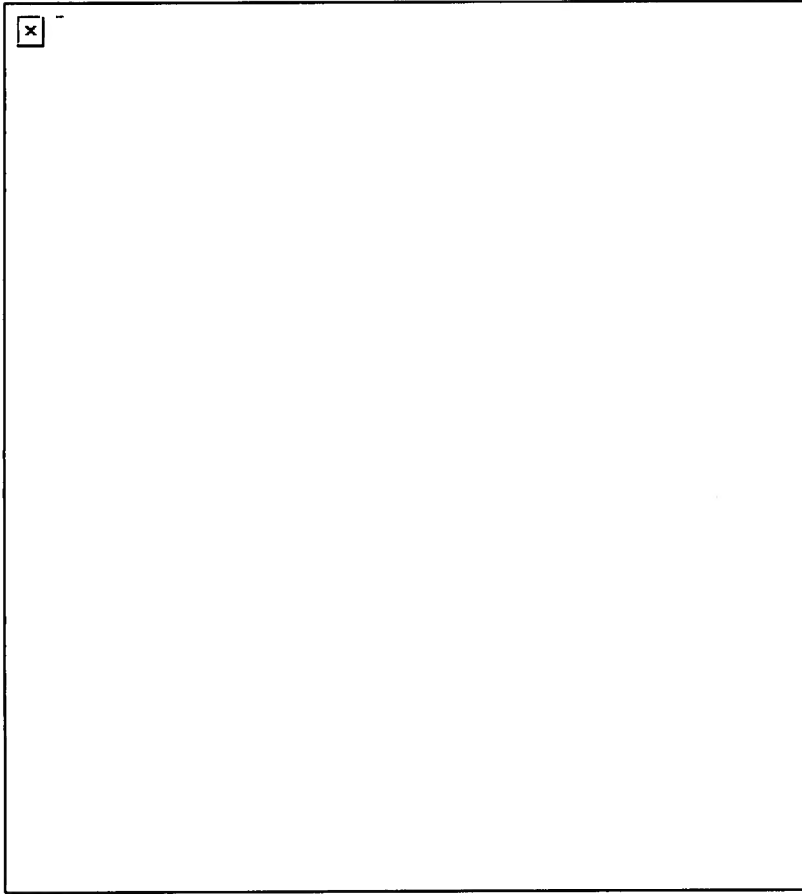


[0060] Generally this (11) equation is called the normal equation. It can ask for the multiplier data W_i by sweeping out this normal equation and solving it using general matrix solution methods, such as law.

[0061] It can ask for the multiplier data W_i mentioned above corresponding to each combination of two or more teacher signals and a student signal. Here, as shown in drawing 2 , while acquiring two or more HD signals, covering the filter of various bands over a criteria HD signal and making it into a teacher signal, the case where SD signal of immobilization is used as a student signal is considered. In this case, since SD signal is immobilization, (12) equations can define the left part of the normal equation of (11) equations, and a normal equation can be expressed with (13) equations and (14) equations below.

[0062]

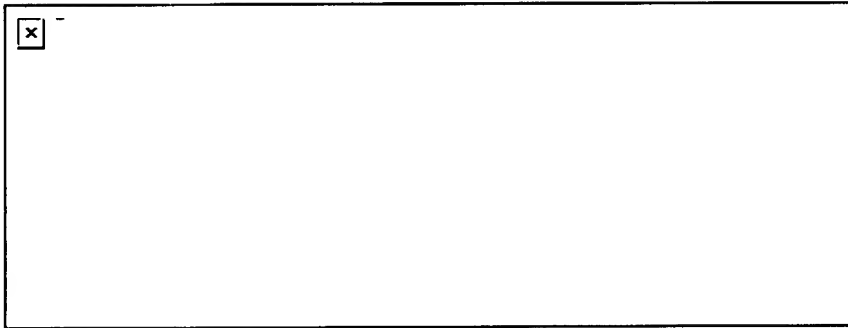
[Equation 7]



[0063] Here, as shown in drawing 3 , the pixel value of HD signal (HDg) over which Filter g was covered at yf and a criteria HD signal (HDr) and which was acquired in the pixel value of HD signal (HDf) acquired having covered Filter f over the criteria HD signal (HDr) is defined as yg. Moreover, the pixel value of HD signal (HDh) acquired having applied linear combination filter $h=af+bg$ of Filters f and g to the criteria HD signal (HDr) is defined as yh. It becomes $y_h = a y_{yf} + b y_{yg}$ and the multiplier \bar{w}_h which predicts y_h can be expressed with (15) types and (16) types.

[0064]

[Equation 8]



[0065] It turns out that an HD signal (HDh) can create from an SD signal using the multiplier data wf bar which learned Filter f by HD signal (HDf) acquired having applied, and the multiplier data wg bar which learned Filter g by HD signal (HDg) acquired having applied, without using the multiplier data wh bar which newly learned Filter h by this using HD signal (HDh) acquired having applied.

[0066] For example, HD signal which used the space shift filter and shifted to the left 2 pixels to the criteria HD signal as shown in drawing 4 A, HD signal which shifted to the left 1 pixel to the criteria HD signal, and HD signal which does not have a gap to a criteria HD signal, HD signal which shifted to the right 1 pixel to the criteria HD signal, and HD signal which shifted to the right 2 pixels to the criteria HD signal are acquired, and it learns between these HD signal and SD signal, and suppose that five kinds of multiplier data are obtained.

[0067] In this case, as shown in drawing 4 B, HD signal over which the arbitration linear combination filter of level 5 taps was covered and which was acquired from SD signal to the criteria HD signal by using these five kinds of multiplier data as seed multiplier data, and same HD signal can be acquired.

[0068] It returns to drawing 1 and five kinds of seed multiplier data WL, W0, WR, WU, and WD are beforehand stored in the seed coefficient memory 133 which constitutes the multiplier data generation section 132 in the gestalt of this operation.

[0069] As shown in drawing 5, these five kinds of seed multiplier data WL, W0, WR, WU, and WD A space shift filter is used and a criteria HD signal is received. On the left A pixel ***** HD signal (HDL), HD signal (HD0) which does not have a gap to a criteria HD signal, and HD signal which shifted to the right 1 pixel to

the criteria HD signal (HDR), It is presumed-type multiplier data which acquired HD signal (HDU) which shifted 1 pixel upwards to the criteria HD signal, and HD signal (HDD) which shifted 1 pixel downward to the criteria HD signal, and was obtained by learning as mentioned above between each [these] HD signal and SD signal. In addition, SD signal used for this study is acquired by thinning out and processing for example, a criteria HD signal.

[0070] In addition, each of five kinds of seed multiplier data mentioned above consists of multiplier data of all the classes expressed with the class code CL. Moreover, as mentioned above, when changing 525i signals into 1050i signals, in each field of odd number and even number, it is necessary to obtain 4 pixels of 1050i signals corresponding to 1 pixel of 525i signals. Therefore, the multiplier data of a certain class consist of multiplier data corresponding to 4 pixels of the unit pixel block of 2x2 which constitutes 1050i signals in each field of odd number and even number further. 4 pixels of this unit pixel block of 2x2 have mutually different phase relation corresponding to the pixel of 525i signals.

[0071] Moreover, five kinds of seed multiplier data WL, W0, WR, WU, and WD stored in the seed coefficient memory 133 are used for the multiplier composition circuit 135 which constitutes the multiplier data generation section 132, and it computes the multiplier data W_m by (17) types. That is, the multiplier data W_m are called for by the linear combination of the seed multiplier data WL, W0, WR, WU, and WD.

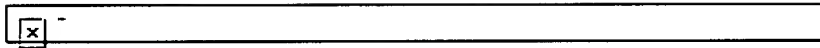
$$W_m = a_L \cdot WL + a_0 \cdot W0 + a_R \cdot WR + a_U \cdot WU + a_D \cdot WD \quad \text{.. (17)}$$

[0072] Moreover, the image quality conversion filter generator 134 which constitutes the multiplier data generation section 132 generates the multipliers a_L , a_0 , a_R , a_U , and a_D in (17) types mentioned above corresponding to the value of the parameter Q_v which specifies the parameter Q_h which specifies horizontal resolution and vertical definition which are supplied from a system controller 101.

[0073] By the above-mentioned image quality conversion filter generator 134, a smoothing filter, for example, the Gaussian filter expressed with (18) types, is used, and multipliers a_L , a_0 , a_R , a_U , and a_D are determined.

[0074]

[Equation 9]



[0075] Drawing 6 shows change of the property of the Gaussian filter when changing Q to Q1, Q2, and Q3 ($Q1 < Q2 < Q3$) in (18) types. It turns out that resolution becomes high, so that resolution changes and the value of Q becomes large with the value of Q from this drawing.

[0076] (18) The filter shape which shows the horizontal resolution corresponding to the value of Qh by putting Parameter Qh into the part of Q of a formula is obtained. The filter shape which shows the resolution of the perpendicular direction corresponding to the value of Qv by putting Parameter Qv into the part of Q of (18) types similarly is obtained.

[0077] After normalizing a filter shape so that the response value of while of the main pixel location of the filter shape which shows the response value of a main pixel location and the vertical resolution in the filter shape which shows horizontal resolution by the image quality conversion filter generator 134, for example may correspond Horizontal resolution It is proportional to location dx-1 which shifted to the main pixel location 0 in the shown filter shape, and the left 1 pixel, the location dx1 which shifted to the right 1 pixel and the location dy1 upwards shifted 1 pixel in the filter shape which shows vertical resolution, and the response value of location dy-1 downward shifted 1 pixel. Multipliers aL, a0, aR, aU, and aD are determined. In this case, it is made for total of multipliers aL, a0, aR, aU, and aD to be set to 1.

[0078] For example, while the filter shape which shows horizontal resolution is expressed with drawing 7 A, when the filter shape which shows vertical resolution is expressed with drawing 7 B, it is decided that it will be $aL=0.3$, $a0=0.4$, $aR=0.3$, $aU=0.0$, and $aD=0.0$.

[0079] Thus, the multipliers aL, a0, aR, aU, and aD generated by the image quality conversion filter generator 134 are supplied to the multiplier composition

circuit 135 mentioned above. Thereby, in the multiplier composition circuit 135, the multiplier data W_m for obtaining the horizontal resolution corresponding to the value of Parameters Q_h and Q_v and vertical definition by (17) types are called for. In this case, since the seed multiplier data W_L , W_0 , W_R , W_U , and W_D are stored in the seed coefficient memory 133 for every class, in the multiplier composition circuit 135, the multiplier data W_m are computed for every class.

[0080] Here, drawing 8 is used and the meaning of the multiplier data W_m is explained. Its attention is paid to HD pixel data y_0 in drawing 8. Originally, the seed multiplier data W_0 are presumed-type multiplier data for calculating this HD pixel data y_0 using the data (SD pixel data) of the prediction tap of a predetermined number. Moreover, the seed multiplier data W_L , W_R , W_U , and W_D are multiplier data for calculating HD pixel data y_R of the location which shifted to HD pixel data y_L and the right of the location which shifted to the left 1 pixel 1 pixel, HD pixel data y_U of the location upwards shifted 1 pixel, and HD pixel data y_D of the location downward shifted 1 pixel to HD pixel data y_0 using the data of the respectively same prediction tap.

[0081] As mentioned above, the multiplier data W_m are called for by the linear combination of the seed multiplier data W_L , W_0 , W_R , W_U , and W_D . When it asked for HD pixel data y_0 using this multiplier data W_m , according to the magnitude of the component of the seed multiplier data W_L , W_R , W_U , and W_D contained in the multiplier data W_m , the data component of an vertical and horizontal contiguity pixel was contained in this HD pixel data y_0 . Therefore, horizontal resolution falls from the component of the seed multiplier data W_L and W_R contained in the multiplier data W_m becoming large, so that the value of Parameter Q_h becomes small. Since similarly the component of the seed multiplier data W_U and W_D contained in the multiplier data W_m becomes large so that the value of Parameter Q_v is made small, vertical resolution falls.

[0082] Returning [and] to drawing 1, the picture signal processing section 110 has the presumed prediction arithmetic circuit 127 which calculates the data (HD pixel data) y of the pixel (attention pixel) of HD signal which should be created

from the data (SD pixel data) x_i of a prediction tap alternatively taken out by the 1st tap selection circuitry 121, and the multiplier data W_i read from a coefficient memory 131.

[0083] Since it is necessary to obtain 4 pixels of HD signal to 1 pixel of SD signal in case SD signal (525i signals) is changed into HD signal (1050i signals) as mentioned above, in this presumed prediction arithmetic circuit 127, HD pixel data are generated every unit pixel block of 2x2 which constitutes HD signal.

[0084] namely, in this presumed prediction arithmetic circuit 127 The data x_i of the prediction tap corresponding to 4 pixels of a unit pixel block (attention pixel) from the 1st tap selection circuitry 121, The multiplier data W_i corresponding to 4 pixels which constitutes the unit pixel block from a coefficient memory 131 are supplied, and the 4-pixel data y_1 - y_4 which constitute a unit pixel block are calculated by the presumed formula of above-mentioned (4) types according to an individual, respectively.

[0085] Moreover, the picture signal processing section 110 has the after-treatment circuit 129 which makes line sequential the 4-pixel data y_1 - y_4 which constitute the unit pixel block by which a sequential output is carried out from a presumed prediction arithmetic circuit 127, and outputs them in a format of 1050i signals.

[0086] Next, actuation of the picture signal processing section 110 is explained. The data (SD pixel data) of the space class tap located on the outskirts of 4 pixels (attention pixel) within the unit pixel block which constitutes HD signal (1050i signals) which should be created from the 2nd tap selection circuitry 122 are alternatively taken out from SD signal (525i signals) memorized by buffer memory 109. The data (SD pixel data) of a space class tap alternatively taken out by this 2nd tap selection circuitry 122 are supplied to the space class detector 124. In this space class detector 124, ADRC processing is performed to each SD pixel data as data of a space class tap, and the re-quantization code q_i as class information on a space class (mainly class classification for the wave expression in space) is obtained (refer to (1) type).

[0087] Moreover, the data (SD pixel data) of the motion class tap located on the outskirts of 4 pixels (attention pixel) within the unit pixel block which constitutes HD signal (1050i signals) which should be created from the 3rd tap selection circuitry 123 are alternatively taken out from SD signal (525i signals) memorized by buffer memory 109. The data (SD pixel data) of a motion class tap alternatively taken out by this 3rd tap selection circuitry 123 are supplied to the motion class detector 125. It moves by this motion class detector 125 from each SD pixel data as data of a motion class tap, and the class information MV on a class (class classification for mainly expressing extent of a motion) is acquired in it.

[0088] This motion information MV and the re-quantization code q_i mentioned above are supplied to the class composition circuit 126. In this class composition circuit 126, the class code CL which shows the class to which 4 pixels of that unit pixel block (attention pixel) belong for every unit pixel block which constitutes HD signal (1050i signals) which should be created from these motion information MV and a re-quantization code q_i is obtained (refer to (3) types). And this class code CL is read to a coefficient memory 131, and is supplied as address information.

[0089] For every perpendicular blanking period, it is generated in the multiplier data generation section 132 by the coefficient memory 131, and the multiplier data W_m corresponding to the value of the parameters Q_h and Q_v adjusted by the user are stored in it. In addition, in the multiplier data generation section 132, the multiplier data W_m of all the classes expressed with the class code CL are generated. In this case, the multiplier data corresponding to 4 pixels of the unit pixel block of 2x2 which constitutes 1050i signals in each field of odd number and even number are further generated as multiplier data W_m of a certain class. Thus, in order to generate each multiplier data W_m , seed multiplier data are beforehand stored in the seed coefficient memory 133, as mentioned above.

[0090] By the class code CL reading and being supplied as address information, as mentioned above to this coefficient memory 131, the multiplier data W_i corresponding to the class code CL are read from this coefficient memory 131,

and the presumed prediction arithmetic circuit 127 is supplied.

[0091] Moreover, in the 1st tap selection circuitry 121, the data (SD pixel data) of the prediction tap located on the outskirts of 4 pixels (attention pixel) within the unit pixel block which constitutes HD signal (1050i signals) which should be created are alternatively taken out from SD signal (525i signals) memorized by buffer memory 109. The data (SD pixel data) x_i of a prediction tap alternatively taken out by this 1st tap selection circuitry 121 are supplied to the presumed prediction arithmetic circuit 127.

[0092] In the presumed prediction arithmetic circuit 127, the 4 pixels (attention pixel) data y_1 - y_4 within the unit pixel block which constitutes HD signal which should be created from data (SD pixel data) x_i of a prediction tap and multiplier data W_i for 4 pixels read from a coefficient memory 131 calculate according to an individual, respectively (refer to (4) types). And the 4-pixel data y_1 - y_4 by which a sequential output is carried out from this presumed prediction arithmetic circuit 127 are supplied to the after-treatment circuit 129. From the presumed prediction arithmetic circuit 127, this after-treatment circuit 129 makes line sequential the 4-pixel data y_1 - y_4 by which a sequential output is carried out, and outputs them in a format of 1050i signals. That is, from this after-treatment circuit 129, 1050i signals as an HD signal are outputted.

[0093] As mentioned above, in the multiplier data generation section 132 of the picture signal processing section 110, using the seed multiplier data stored in the seed coefficient memory 133, the multiplier data W_m corresponding to the value of Parameters Q_h and Q_v are generated, and this is stored in a coefficient memory 131. And HD pixel data y calculate from this coefficient memory 131 in the presumed prediction arithmetic circuit 127 using the multiplier data W_i read corresponding to the class code CL. Therefore, by changing the value of Parameters Q_h and Q_v by actuation of the remote control transmitter 200, even if a user does not store many seed multiplier data in the seed coefficient memory 133, he can adjust continuously the horizontal and vertical resolution of the image obtained by HD signal.

[0094] Moreover, the multiplier data which learned between two or more HD signals acquired using the space shift filter and SD signal of immobilization, and were called for, respectively are stored in the seed coefficient memory 133 as seed multiplier data, and the multiplier data W_m for obtaining HD pixel data concerning HD signal which should be created are generated by the linear combination of two or more seed multiplier data in the multiplier data generation section 132. Therefore, this multiplier data W_m becomes the same thing as the multiplier data learned and called for between SD signal of immobilization, and HD signal which should be created, and HD signal which should be created can be created with a sufficient precision.

[0095] In addition, in the television receiver 100 shown in drawing 1 , although five kinds of seed multiplier data W_L , W_0 , W_R , W_U , and W_D are stored in the multiplier data generation section 132 and it asks for the multiplier data W_m by the linear combination of these seed multiplier data, it can also ask for the multiplier data W_m using much more seed multiplier data, and the precision of the multiplier data W_m can be raised.

[0096] Moreover, although it is used by using as seed multiplier data the multiplier data which were learned between two or more HD signals which carried out [*****], were carried out and were acquired, and SD signal of immobilization, and were obtained with the space shift filter in the television receiver 100 shown in drawing 1 , storing in the seed coefficient memory 133 When the linearity of multiplier data is realized, with a space shift filter The multiplier data which were learned between two or more SD signals which carried out, were carried out and were acquired, and HD signal of immobilization, and were obtained, [*****] Or it can also be used, being able to store in the seed coefficient memory 133 the multiplier data which were learned in each combination of two or more HD signals and two or more SD signals, and were obtained.

[0097] Moreover, in the gestalt of the above-mentioned implementation, although what used the linearity linear equation as a presumed equation at the time of

generating HD signal was mentioned, it is not limited to this and an equation of higher degree may be used as a presumed equation.

[0098] Moreover, in the gestalt of the above-mentioned implementation, although the example which changes SD signal (525i signals) into HD signal (525p signals or 1050i signals) was shown, as for this invention, it is needless to say that it is applicable similarly [in the case of others which are not limited to it and change the 1st picture signal into the 2nd picture signal using a presumed type].

[0099] The seed multiplier data WL, W0, WR, WU, and WD stored in the seed coefficient memory 133 of the picture signal processing section 110 as mentioned above are generated by the seed multiplier data generation equipment 150 shown in drawing 9 . Hereafter, this seed multiplier data generation equipment 150 is explained.

[0100] This seed multiplier data generation equipment 150 has input terminal 151A into which a criteria HD signal (1050i signals) is inputted, the space shift filter 152 which acquires two or more HD signals (refer to HDL, HD0, HDR and HDU of drawing 5 , and HDD) as a teacher signal from this criteria HD signal, and input terminal 151B into which SD signal (525i signals) of immobilization as a student signal is inputted.

[0101] The control signals h and v which the horizontal and vertical pixel to a criteria HD signal shifts in the space shift filter 152, and specify an amount as it are supplied. In addition, for example, to a criteria HD signal, SD signal of immobilization performs infanticide processing and is acquired.

[0102] moreover, the 1- which seed multiplier data generation equipment 150 takes out alternatively the data of two or more SD pixels located around the attention pixel concerning HD signal (1050i signals) from SD signal (525i signals) outputted from input terminal 151B, and is outputted -- it has the 3rd tap selection circuitry 153-155. these the 1- the 1- of the picture signal processing section 110 which the 3rd tap selection circuitry 153-155 mentioned above -- it is constituted like the 3rd tap selection circuitry 121-123.

[0103] Moreover, seed multiplier data generation equipment 150 detects the level

distribution pattern of the data (SD pixel data) of a space class tap alternatively taken out by the 2nd tap selection circuitry 154, detects a space class based on this level distribution pattern, and has the space class detector 157 which outputs that class information. This space class detector 157 is constituted like the space class detector 124 of the picture signal processing section 110 mentioned above. From this space class detector 157, the re-quantization code q_i for every SD pixel data as data of a space class tap is outputted as class information which shows a space class.

[0104] Moreover, seed multiplier data generation equipment 150 detects the motion class for mainly expressing extent of a motion with the 3rd tap selection circuitry 155 from the data (SD pixel data) of a motion class tap taken out alternatively, and has the motion class detector 158 which outputs the class information MV. This motion class detector 158 is constituted like the motion class detector 125 of the picture signal processing section 110 mentioned above. inter-frame [from the data (SD pixel data) of a motion class tap alternatively taken out by the 3rd tap selection circuitry 155 in this motion class detector 158] -- difference is computed, threshold processing is further performed to the average of the absolute value of that difference, and the motion class which is the index of a motion is detected.

[0105] Moreover, seed multiplier data generation equipment 150 has the class composition circuit 159 for obtaining the class code CL which shows the re-quantization code q_i as class information on the space class outputted from the space class detector 157, and the class to which the attention pixel concerning HD signal (1050i signals) belongs based on the class information MV on the motion class outputted from the motion class detector 158. It is constituted like [this class composition circuit 159] the class composition circuit 126 of the picture signal processing section 110 mentioned above.

[0106] Moreover, each HD pixel data y as attention pixel data with which seed multiplier data generation equipment 150 is obtained from the output HD signal of the space shift filter 152 The data x_i of a prediction tap alternatively taken out by

the 1st tap selection circuitry 153 respectively corresponding to each of this HD pixel data y (SD pixel data), It has the normal equation generation section 160 which generates the normal equation (refer to (11) equations) for obtaining n multiplier data W_i for every class from the class code CL outputted from the class composition circuit 159 respectively corresponding to each HD pixel data y .

[0107] In this case, the study data mentioned above in the combination of one HD pixel data y and n prediction tap pixel data corresponding to it are generated, therefore the normal equation with which many study data were registered is generated in the normal-equation generation section 160. in addition -- not illustrating, either -- timing doubling of SD pixel data x_i supplied to the normal-equation generation section 160 from this 1st tap selection circuitry 153 is performed by arranging the delay circuit for time amount doubling in the preceding paragraph of the 1st tap selection circuitry 153.

[0108] Moreover, the data of the normal equation generated for every class in the normal-equation generation section 160 are supplied, and seed multiplier data generation equipment 150 solves the normal equation generated for every class, and has the multiplier data decision section 161 which asks for the multiplier data W_i of each class, and the coefficient memory 162 which memorizes this called-for multiplier data W_i as seed multiplier data. In the multiplier data decision section 161, a normal equation sweeps out, for example, it is solved by law etc., and the multiplier data W_i are called for.

[0109] Actuation of the seed multiplier data generation equipment 150 shown in drawing 9 is explained. A criteria HD signal ($1050i$ signals) is supplied to input terminal 151A, and processing of pixel ***** is performed by the space shift filter 152 to this criteria HD signal, and HD signal as a teacher signal is generated. In this case, the control signals h and v which the horizontal and vertical pixel to a criteria HD signal shifts in the space shift filter 152, and specify an amount as it are supplied, and sequential generation of a horizontal or two or more perpendicular HD signals with which it carried out [*****] and the amount changed gradually is carried out.

[0110] Moreover, SD signal (525i signals) of immobilization is supplied to input terminal 151B, and the data (SD pixel data) of the space class tap located around the attention pixel which HD signal (1050i signals) costs by the 2nd tap selection circuitry 154 are alternatively taken out from this SD signal. The data (SD pixel data) of a space class tap alternatively taken out by this 2nd tap selection circuitry 154 are supplied to the space class detector 157. In this space class detector 157, ADRC processing is performed to each SD pixel data as data of a space class tap, and the re-quantization code q_i as class information on a space class (mainly class classification for the wave expression in space) is obtained (refer to (1) type).

[0111] Moreover, the data (SD pixel data) of the motion class tap located around the attention pixel concerning HD signal by the 3rd tap selection circuitry 155 are alternatively taken out from SD signal inputted into input terminal 151B. The data (SD pixel data) of a motion class tap alternatively taken out by this 3rd tap selection circuitry 155 are supplied to the motion class detector 158. It moves by this motion class detector 158 from each SD pixel data as data of a motion class tap, and the class information MV on a class (class classification for mainly expressing extent of a motion) is acquired in it.

[0112] This motion information MV and the re-quantization code q_i mentioned above are supplied to the class composition circuit 159. In this class composition circuit 159, the class code CL which shows the class to which the attention pixel concerning HD signal (1050i signals) belongs is obtained from these motion information MV and the re-quantization code q_i (refer to (3) types).

[0113] Moreover, the data (SD pixel data) of the prediction tap located around the attention pixel concerning HD signal by the 1st tap selection circuitry 153 are alternatively taken out from SD signal inputted into input terminal 151B. And each HD pixel data y as attention pixel data obtained from HD signal outputted from the space shift filter 152 The data x_i of a prediction tap alternatively taken out by the 1st tap selection circuitry 121 respectively corresponding to each of this HD pixel data y (SD pixel data), From the class code CL outputted from the class

composition circuit 159 respectively corresponding to each HD pixel data y , the normal equation for generating n multiplier data W_i for every class is generated in the normal-equation generation section 160.

[0114] And the normal equation is solved in the multiplier data decision section 161, the multiplier data W_i of each class are called for, and the multiplier data W_i is memorized as seed multiplier data by the coefficient memory 162 by which address division was carried out according to the class.

[0115] Thus, in the seed multiplier data generation equipment 150 shown in drawing 9, the multiplier data W_i of each class stored in the seed coefficient memory 133 of the picture signal processing section 110 of drawing 1 as seed multiplier data are generable. In this case, two or more kinds of seed multiplier data (refer to W_L , W_0 , W_R and W_U of drawing 5, and W_D) can be obtained by the thing of HD signal outputted from the space shift filter 152 which it carries out [*****] and is done for the sequential change of the amount with control signals h and v .

[0116] Next, the gestalt of implementation of the 2nd of this invention is explained. Drawing 10 shows the configuration of television receiver 100A as a gestalt of the 2nd operation. This television receiver 100A is changed into 525new i signals for acquiring 525 i signals from a broadcast signal, and carrying out the enlarged display of some images according this 525 i signal to it for the scale factor of arbitration, and displays the image by that 525 i signal. In this drawing 10, the same sign is given to drawing 1 and a corresponding part, and that detail explanation is omitted.

[0117] Television receiver 100A is equipped with a microcomputer, and has the system controller 101 for controlling system-wide actuation, and the remote control signal receive circuit 102 which receives a remote control signal. It connects with a system controller 101 and the remote control signal receive circuit 102 receives the remote control signal RM outputted according to actuation of a user from the remote control transmitter 200, and it is constituted so that the actuation signal corresponding to the signal RM may be supplied to a

system controller 101.

[0118] Moreover, television receiver 100A has a receiving antenna 105, the tuner 106 which the broadcast signal (RF modulating signal) caught with this receiving antenna 105 is supplied, performs channel selection processing, intermediate frequency magnification processing, detection processing, etc., and acquires 525i signals, and the buffer memory 109 for saving temporarily 525i signals outputted from this tuner 106.

[0119] Moreover, television receiver 100A makes 525i signals saved temporarily at buffer memory 109 the input picture signal V_{in} , and has picture signal processing section 110A which changes and outputs some images according that 525i signal to it to 525new i signals for carrying out an enlarged display for the scale factor of arbitration, and the display section 111 which displays the image by the output picture signal V_{out} of this picture signal processing section 110A.

[0120] The actuation of television receiver 100A shown in drawing 1 is explained. 525i signals outputted from a tuner 106 are supplied to buffer memory 109, and are saved temporarily. And 525i signals memorized temporarily are inputted into this buffer memory 109 as an input picture signal V_{in} at picture signal processing section 110A.

[0121] In this picture signal processing section 110A, 525i signals as an input picture signal V_{in} are changed into 525new i signals for carrying out the enlarged display of some images by it for the scale factor of arbitration. The output picture signal V_{out} outputted from this picture signal processing section 110A is supplied to the display section 111, and the image by that output picture signal V_{out} is displayed on the screen of this display section 111.

[0122] moreover -- not mentioning above, either -- by actuation of the remote control transmitter 200, a user changes the value of the parameter T which specifies the scale factor of a display image, and can adjust drawing size. In the state of adjustment of this drawing size, on the screen of the display section 111, the display of the value of Parameter T has a numeric value or a bar graph, and

is performed. A user can change the value of Parameter T with reference to this display.

[0123] Thus, in case the value of Parameter T is displayed on a screen, a system controller 101 supplies an indicative data to the OSD circuit 112. The OSD circuit 112 will generate a status signal SCH based on that indicative data, and will supply this status signal SCH to the display section 111 through the synthetic vessel 113.

[0124] Next, the detail of picture signal processing section 110A is explained. This picture signal processing section 110A has multiplier data generation section 132A which generates the multiplier data W_m stored in a coefficient memory 131. This multiplier data generation section 132A consists of the seed coefficient memory 133, a phase count circuit 136, a phase shift filter generator 137, and a multiplier composition circuit 135. Generation processing of the multiplier data W_m in this multiplier data generation section 132A is performed for every field at a perpendicular blanking period.

[0125] The seed multiplier data WLU, WRU, WLD, and WRD are further stored in the seed coefficient memory 133 beforehand with five kinds of the same seed multiplier data WL, W0, WR, WU, and WD as the seed coefficient memory 133 in the multiplier data generation section 132 of drawing 1. Between HD signals and SD signals which shifted 1 pixel to the left and a top to the criteria HD signal, respectively, the seed multiplier data WLU learn and are obtained. Between HD signals and SD signals which shifted 1 pixel to the right and a top to the criteria HD signal, respectively, the seed multiplier data WRU learn and are obtained. Between HD signals and SD signals which shifted 1 pixel to the left and the bottom to the criteria HD signal, respectively, the seed multiplier data WLD learn and are obtained. Furthermore, between HD signals and SD signals which shifted 1 pixel to the right and the bottom to the criteria HD signal, respectively, the seed multiplier data WRD learn and are obtained.

[0126] Here, the correspondence relation of the number of pixels of the input picture signal V_{in} and the output picture signal V_{out} is explained. This

correspondence relation changes with the scale factors of a display image. For example, when it is 1.0 times, 1.5 times, and 2.0 times the scale factor of a display image of this, it becomes that to which the unit pixel block of the output picture signal Vout of 2x2, the unit pixel block of 3x3, and the unit pixel block of 4x4 corresponded, respectively to the pixel block of the input picture signal Vin of 2x2.

[0127] Thus, when the scale factor of a display image becomes 1.0 times, 1.5 times, and 2.0 times, the number of pixels of a unit pixel block of the output picture signal Vout corresponding to the pixel block of the input picture signal Vin of 2x2 changes, and the phase to the pixel of the input picture signal Vin of each pixel contained in the unit pixel block of the output picture signal Vout also changes.

[0128] Although not mentioned above, in the gestalt of this operation, the scale factor of a display image can be changed 1.0 times, 1.5 times, and 2.0 times (refer to drawing 14). In the phase count circuit 136, the topology tx and ty of each pixel contained in the unit pixel block of the output picture signal Vout is computed corresponding to the value of the parameter T which specifies the scale factor of a display image. This phase count circuit 136 consists of for example, ROM tables.

[0129] As mentioned above, nine kinds of seed multiplier data WL, W0, WR, WU, WD, WLU, WRU, WLD, and WRD are beforehand stored in the seed coefficient memory 133. In addition, as mentioned above, various multiplier data consist of multiplier data corresponding to 4 pixels of the unit pixel block of 2x2 corresponding to 1 pixel of SD pixel data. Therefore, although not mentioned above, the seed coefficient memory 133 is equipped with the multiplier data W-1 for obtaining 4x4=16 piece HD pixel data y-1 corresponding to the pixel block of the input picture signal Vin (525i signals) of 2x2, 1-y2, and -2, 1-W2, and -2 as shown in drawing 11 .

[0130] the topology tx and ty of each pixel mentioned above -- respectively -- the HD pixel y -- it is the location of horizontal [on the basis of 0 and 0], and a

perpendicular direction. For example, when it is 1.5 times the display scale factor of this, as shown in drawing 12 , corresponding to the pixel block of the input picture signal V_{in} (525i signals) of 2x2, it is necessary to create the 3x3=9 piece pixel data d1-d9 (for "x" mark to illustrate). The topology tx and ty of the pixel data d5 is set to tx5 and ty5 like illustration.

[0131] Moreover, 16 kinds of seed multiplier data W-1 stored in the seed coefficient memory 133, 1-W2, and -2 are used for the multiplier composition circuit 135, and it computes the multiplier data W_m by (19) types. That is, the multiplier data W_m are called for by the linear combination of the seed multiplier data W-1, 1-W2, and -2. Thus, the multiplier data called for in the multiplier composition circuit 135 are supplied and stored in a coefficient memory 131.

[0132]

$W_m = a_{-1}$, and 1 and W- 1 and 1 + a_0 , and 1 and W0 -- one + a_1 , and 1andW -- 1 and 1 + a_2 , and 1 and W2 -- one + a_{-1} , 0, and W- 1 and 0 + a_0 , and 0 and W0 -- zero + a_1 , and 0andW<SUB> -- 1 and 0 + a_2 , and 0 and W2 -- zero + a_{-1} , -1, W-1, -1 + a_0 , -1 and W0, -1 + a_1 , -1, W1, -1 + a_2 , -1 and W2, -1 + a_{-1} , -2 and W-1, -2 + a_0 , -2 and W0, -2 + a_1 , -2 and W1, and -2 + a_2 , -2, W2, -2 ... (19)

[0133] Thus, the topology tx and ty of each pixel contained in the unit pixel block of the output picture signal V_{out} computed in the phase count circuit 136 is supplied to the phase shift filter generator 137. By this phase shift filter generator 137, the multiplier a_{-1} in (19) types mentioned above, 1- a_2 , and -2 are generated corresponding to the topology tx and ty of each pixel contained in the unit pixel block of the output picture signal V_{out} .

[0134] By this phase shift filter generator 137, the 2-dimensional phase shift filter expressed with (20) types, for example is used, and a multiplier a_{-1} , 1- a_2 , and -2 are determined.

[0135]

[Equation 10]

×

[0136] In this case, in case the multiplier $a-1$ corresponding to a certain pixel, $1-a2$, and -2 are determined, the topology t_x and t_y of that pixel is substituted for (20) types. And in proportion to the integral value of the response value of the unit field (1x1) centering on the location of 16 of $(x, y) (-1) - (2, -2)$, a multiplier $a-1$, $1-a2$, and -2 are determined. In this case, it is made for total of a multiplier $a-1$, $1-a2$, and -2 to be set to 1.

[0137] Here, the phase shift filter of the single dimension expressed with (21) types is used, and the example of decision of a multiplier is explained briefly.

[0138]

[Equation 11]

$$\times$$

[0139] In this case, when it is topology $t=t_1$ ($t_1 < 0$), a filter shape comes to be shown in drawing 13 A, and the multiplier $a-1$ in location $dx-1$ which shifted to the main pixel location 0 and the left 1 pixel, and the location $dx1$ which shifted to the right 1 pixel, and $a0$ and $a1$ are determined like 0.2, 0.9, and -0.1 , respectively. the multiplier $a-1$ in the location $dx1$ which shifted to location $dx-1$ which came to show a filter shape to drawing 13 B, and shifted to the main pixel location 0 and the left 1 pixel, and the right 1 pixel in this case when it was topology $t=t_2$ ($t_2 > 0$), and $a0$ and $a1$ -- respectively -0.1 and 0 . -- it is determined like 8 and 0.3.

[moreover,]

[0140] Thus, the multiplier $a-1$ of each pixel contained in the unit pixel block of the output picture signal V_{out} generated by the phase shift filter generator 137, $1-a2$, and -2 are supplied to the multiplier composition circuit 135 mentioned above. Thereby, in the multiplier composition circuit 135, the multiplier data W_m for obtaining the data of each pixel contained in the unit pixel block of the output picture signal V_{out} corresponding to the scale factor of the display image shown with Parameter T by (19) types are called for. In this case, since the seed multiplier data $W-1$, $1-W2$, and -2 are stored in the seed coefficient memory 133

for every class, in the multiplier composition circuit 135, the multiplier data W_m are computed for every class.

[0141] In multiplier data generation section 132A, the above-mentioned multiplier data W_m are formed for every perpendicular blanking period, and are stored in a coefficient memory 131. Others of picture signal processing section 110A of drawing 10 are constituted like the picture signal processing section 110 of drawing 1 .

[0142] Next, actuation of picture signal processing section 110A is explained. The data (pixel data) of the space class tap located around each pixel within the unit pixel block which constitutes the output picture signal V_{out} which should be created from the 2nd tap selection circuitry 122 (attention pixel) are alternatively taken out from 525i signals as an input picture signal V_{in} memorized by buffer memory 109. The data of a space class tap alternatively taken out by this 2nd tap selection circuitry 122 are supplied to the space class detector 124. In this space class detector 124, ADRC processing is performed to each pixel data as data of a space class tap, and the re-quantization code q_i as class information on a space class (mainly class classification for the wave expression in space) is obtained (refer to (1) type).

[0143] Moreover, the data (pixel data) of the motion class tap located around each pixel within the unit pixel block which constitutes the output picture signal V_{out} which should be created from the 3rd tap selection circuitry 123 (attention pixel) are alternatively taken out from 525i signals as an input picture signal V_{in} memorized by buffer memory 109. The data of a motion class tap alternatively taken out by this 3rd tap selection circuitry 123 are supplied to the motion class detector 125. It moves by this motion class detector 125 from each pixel data as data of a motion class tap, and the class information MV on a class (class classification for mainly expressing extent of a motion) is acquired in it.

[0144] This motion information MV and the re-quantization code q_i mentioned above are supplied to the class composition circuit 126. In this class composition circuit 126, the class code CL which shows the class to which each pixel within

that unit pixel block (attention pixel) belongs for every unit pixel block which constitutes the output picture signal Vout which should be created from these motion information MV and a re-quantization code q_i is obtained one by one (refer to (3) types). And this class code CL is read to a coefficient memory 131, and is supplied as address information.

[0145] The multiplier data W_m of each class for obtaining the data of each pixel contained in the unit pixel block of the output picture signal Vout corresponding to the scale factor of the display image shown with Parameter T for every perpendicular blanking period are generated and stored in a coefficient memory 131 by multiplier data generation section 132A.

[0146] By the class code CL reading and being supplied as address information, as mentioned above to the coefficient memory 131, the multiplier data W_i of each pixel contained in the unit pixel block of the output picture signal Vout corresponding to the class code CL are read from this coefficient memory 131, and the presumed prediction arithmetic circuit 127 is supplied.

[0147] Moreover, the data (pixel data) of the prediction tap located around each pixel within the unit pixel block which constitutes the output picture signal Vout which should be created from the 1st tap selection circuitry 121 (attention pixel) are alternatively taken out from 525i signals as an input picture signal Vin memorized by buffer memory 109. The data x_i of a prediction tap alternatively taken out by this 1st tap selection circuitry 121 are supplied to the presumed prediction arithmetic circuit 127.

[0148] In the presumed prediction arithmetic circuit 127, the data y_1-y_P (p is the number of pixels in a unit image block) of each pixel within the unit pixel block which constitutes the output picture signal Vout calculate according to an individual, respectively from the data x_i of a prediction tap, and the multiplier data W_i read from a coefficient memory 131 (refer to (4) types). And the data y_1-y_P of each pixel within the unit pixel block which constitutes the output picture signal Vout by which a sequential output is carried out from this presumed prediction arithmetic circuit 127 are supplied to the after-treatment circuit 129. In this after-

treatment circuit 129, Data y_1 - y_P are outputted in a format of 525i signals, and 525i signals are outputted as an output picture signal V_{out} .

[0149] As mentioned above, in multiplier data generation section 132 of picture signal processing section 110A, the multiplier data W_m of each class for obtaining the data of each pixel contained in the unit pixel block of the output picture signal V_{out} corresponding to the scale factor of the display image shown with Parameter T using the seed multiplier data stored in the seed coefficient memory 133 are generated, and this is stored in a coefficient memory 131. And the data y_1 - y_P of each pixel within the unit pixel block which constitutes the output picture signal V_{out} from this coefficient memory 131 in the presumed prediction arithmetic circuit 127 using the multiplier data W_i read corresponding to the class code CL calculate. Therefore, by actuation of the remote control transmitter 200, by changing the value of Parameter T , even if a user does not store many seed multiplier data in the seed coefficient memory 133, as shown in drawing 14, he can change the scale factor of a display image 1.0 times, 1.5 times, or 2.0 times.

[0150] Moreover, the multiplier data which learned between two or more HD signals acquired using the space shift filter and SD signal of immobilization, and were called for, respectively are stored in the seed coefficient memory 133 as seed multiplier data. At multiplier data generation section 132A, the multiplier data W_m for obtaining the data of each pixel contained in the unit pixel block of the output picture signal V_{out} corresponding to the scale factor of the display image shown with Parameter T are generated by the linear combination of two or more seed multiplier data. Therefore, this multiplier data W_m becomes the same thing as the multiplier data learned and called for between HD signals which shifted the pixel so that it may correspond with the phase of each pixel contained in the unit pixel block of SD signal of immobilization, and the output picture signal V_{out} , and it can create the output picture signal V_{out} with a sufficient precision.

[0151] In addition, in television receiver 100A shown in drawing 10, although what can change the scale factor of a display image 1.0 times, 1.5 times, or 2.0

times was shown in order to simplify explanation, of course, the still finer television receiver which can be changed can be obtained for the scale factor of a display image by the same configuration.

[0152] Moreover, in television receiver 100A shown in drawing 10 , although what can change the parameter T with which a user shows the scale factor of a display image was shown, it is also thought of that a user enables it to specify change of the number of pixels of a horizontal direction or a perpendicular direction. Also in such a case, like the case where the scale factor of a display image is specified, corresponding to the assignment, the unit pixel block of the output picture signal corresponding to the predetermined pixel block of an input picture signal will be searched for, and the multiplier data Wm for obtaining the data of each pixel contained in the unit pixel block will be called for by multiplier data generation section 132A.

[0153] Moreover, it sets to television receiver 100A shown in drawing 10 . Although the multiplier data learned between two or more HD signals which carried out [*****], were carried out and were acquired, and SD signal of immobilization are used for seed coefficient memory 132A which constitutes multiplier data generation section 132A with a space shift filter, storing them in it as seed multiplier data It can also be used being able to store in the seed coefficient memory 133 the multiplier data learned between two or more SD signals which carried out [*****], were carried out and were acquired with the space shift filter, and SD signal of immobilization. In that case, the topology tx and ty of each pixel contained in the unit pixel block of the output picture signal Vout computed in the phase count circuit 136 will be expressed in the location of horizontal [on the basis of SD pixel in a location (0 0)], and a perpendicular direction.

[0154] Next, the gestalt of implementation of the 3rd of this invention is explained. Drawing 15 shows the configuration of the sound signal processing circuit 250 as a gestalt of the 3rd operation. This sound signal processing circuit 250 changes and outputs the sampling frequency of a sound signal.

[0155] The input terminal 251 which inputs the input sound signal A_{in} this sound signal processing circuit 250 of whose is a sampling frequency f_1 , The buffer memory 252 which stores this input sound signal A_{in} temporarily, From the input sound signal A_{in} memorized by this buffer memory 252 It has the 1st tap selection circuitry 253 and the 2nd tap selection circuitry 254 which take out alternatively two or more data located around each data in the unit data block which constitutes the output sound signal A_{out} (attention data), and output them. The 1st tap selection circuitry 253 takes out alternatively the data used for prediction. The 2nd tap selection circuitry 254 takes out alternatively the data used for a class classification.

[0156] Moreover, the sound signal processing circuit 250 detects a level distribution pattern as characteristic quantity from the data alternatively taken out by the 2nd tap selection circuitry 254, and has the class detector 255 which generates the class code CL based on this level distribution pattern.

[0157] In this class detector 255, an operation which compresses each 8-bit data into 2 bits first is performed, for example. Here, in the maximum of each data, when [this] a data compression is performed by ADRC, if MAX and the minimum value are set to MIN and $DR (=MAX-MIN +1)$ and a re-quantifying bit number are set to P for a dynamic range, the re-quantization code q_i as compressed data will be obtained by the operation of (22) types to each data k_i . However, in (22) types, [] means cut-off processing. When the number of the data chosen by the 2nd tap selection circuitry 254 is N_a , they are $i=1 - N_a$.

$$q_i = [(k_i - MIN + 0.5) \cdot 2^P / DR] \dots (22)$$

[0158] In the class detector 255 next, the class code CL which shows the class to which each data in the unit data block which constitutes the output sound signal A_{out} which should be created by (23) types (attention data) belongs calculates based on the re-quantization code q_i obtained as mentioned above.

[0159]

[Equation 12]

×

[0160] Moreover, the sound signal processing circuit 250 has the coefficient memory 260. This multiplier memorandum 260 stores the presumed-type multiplier data used in the presumed prediction arithmetic circuit 256 mentioned later. This multiplier data is the information for changing the input sound signal A_{in} into the output sound signal A_{out} . The class code CL outputted to a coefficient memory 260 from the class detector 255 mentioned above reads, and it is supplied as address information. From this coefficient memory 260, the multiplier data W_i corresponding to the class code CL will be read, and the presumed prediction arithmetic circuit 256 will be supplied.

[0161] Moreover, the sound signal processing circuit 250 has the multiplier data generation section 261 which generates the multiplier data W_m stored in the coefficient memory 260 mentioned above. This multiplier data generation section 261 consists of the seed coefficient memory 262, a phase count circuit 264, a phase shift filter generator 265, and a multiplier composition circuit 263 like multiplier data generation section 132A in picture signal processing section 110A of drawing 10 . Generation processing of the multiplier data W_m in this multiplier data generation section 261 is performed when the value of the parameter SF which specifies the sampling frequency of for example, the output sound signal A_{out} is changed.

[0162] Two or more multiplier data which learned, respectively between the student signal corresponding to the input sound signal A_{in} and two or more teacher signals which a data location is the same to this student signal, or were shifted several appointed number minutes forward and backward, and were obtained are beforehand stored in the seed coefficient memory 262 as seed multiplier data.

[0163] Moreover, two or more seed multiplier data stored in the seed coefficient memory 262, W_{-2} [for example,], W_{-1} , and W_0 , W_1 and W_2 are used for the multiplier composition circuit 135, and it computes the multiplier data W_m by (24) types. That is, the multiplier data W_m are called for by the linear combination of

the seed multiplier data W_{-2} , W_{-1} , and W_0 , W_1 and W_2 . Here, the seed multiplier data W_{-2} , W_{-1} , and W_0 , W_1 and W_2 are multiplier data for obtaining the data behind criteria data, 1 data, and 2 data before 2 data and 1 data to each data of the input sound signal A_{in} , respectively.

$$W_m = a_{-2}, W_{-2} + a_{-1} - W_{-1} + a_0, W_0 + a_1, W_1 + a_2, W_2 \dots (24)$$

[0164] In the phase count circuit 264, the topology tx of each data contained in the unit data block of the output sound signal A_{out} is computed corresponding to the value of the parameter SF which specifies the sampling frequency of the output sound signal A_{out} . For example, when it is 1.0 times of the sampling frequency f_1 of the input sound signal A_{in} , 1.5 times, and 2.0 times the sampling frequency f_2 of the output sound signal A_{out} of this, it becomes that to which two data blocks of the output sound signal A_{out} , three data blocks, and four data blocks corresponded, respectively to two data blocks of the input sound signal A_{in} . The topology tx of each data is the gap information on the direction of time amount over the criteria data which the input sound signal A_{in} mentioned above, respectively.

[0165] Thus, the topology tx of each data contained in the unit data block of the output sound signal A_{out} computed in the phase count circuit 264 is supplied to the phase shift filter generator 265. this -- a phase shift -- a filter -- a generator -- 265 -- **** -- an output -- a sound signal -- A_{in} -- a unit -- a data block -- containing -- having -- each -- data -- topology -- tx -- corresponding -- having mentioned above -- (-- 24 --) -- a formula -- it can set -- a multiplier -- a - two - a -- two -- generating . The phase shift filter of the single dimension expressed with this phase shift filter generator 265 by (21) formulas mentioned above, for example is used, and multiplier a_{-2} - a_2 are determined. The decision approach of a multiplier is the same in the part of multiplier data generation section 132A of drawing 10 having explained.

[0166] Thus, multiplier a_{-2} - a_2 of each data contained in the unit data block of the output sound signal A_{in} generated by the phase shift filter generator 265 are supplied to the multiplier composition circuit 263 mentioned above. Thereby, in

the multiplier composition circuit 263, the multiplier data W_m for obtaining each data in the unit data block of the output sound signal A_{out} are called for by (24) types. In this case, since seed multiplier data W_1 - W_2 are stored in the seed coefficient memory 262 for every class, in the multiplier composition circuit 265, the multiplier data W_m are computed for every class.

[0167] Moreover, the sound signal processing circuit 250 has the presumed prediction arithmetic circuit 256 which calculates each data in the unit data block which constitutes the output sound signal A_{out} from the data x_i alternatively taken out by the 1st tap selection circuitry 253, and the multiplier data W_i read from a coefficient memory 260. In this presumed prediction arithmetic circuit 256, the data which constitute the output sound signal A_{out} are generated for every unit data block. That is, the data x_i corresponding to each data within a unit pixel block (attention data) and the multiplier data W_i corresponding to each data which constitutes that unit data block from a coefficient memory 260 are supplied to this presumed prediction arithmetic circuit 256 from the 1st tap selection circuitry 253, and each data y_1 - y_P which constitute a unit data block are calculated by the presumed formula of above-mentioned (4) types according to an individual, respectively.

[0168] Moreover, the sound signal processing circuit 250 has the after-treatment circuit 257 which outputs the data y_1 - y_P in the unit data block by which a sequential output is carried out from the presumed prediction arithmetic circuit 256 with the sampling frequency f_2 specified with Parameter SF, and the output terminal 258 which outputs the output sound signal A_{out} outputted from this after-treatment circuit 257.

[0169] Next, actuation of the speech processing circuit 250 is explained. The data located around each data in the unit data block which constitutes the output sound signal A_{out} which should be created from the 2nd tap selection circuitry 254 (attention data) are alternatively taken out from the input sound signal A_{in} memorized by buffer memory 252. The class detector 255 alternatively taken out by this 2nd tap selection circuitry 254 is supplied. In this class detector 255, the

re-quantization code q_i which ADRC processing is performed to each data taken out by the 2nd tap selection circuitry 254, and shows a level distribution pattern is obtained. Furthermore, in this class detector 255, the class code CL which shows the class to which each data in the unit data block which constitutes the output sound signal Aout which should be created (attention data) belongs calculates based on the re-quantization code q_i . This class code CL is read to a coefficient memory 260, and is supplied as address information.

[0170] The multiplier data W_m of each class for obtaining each data contained in the unit data block of the output sound signal Aout with the sampling frequency f_2 specified with Parameter SF are generated and stored in a coefficient memory 260 in the multiplier data generation section 261. Generation of this multiplier data W_m is performed whenever there is modification of for example, the parameter SF.

[0171] By the class code CL reading and being supplied as address information, as mentioned above to the coefficient memory 260, the multiplier data W_i concerning each data corresponding to the class code CL contained in the unit data block of the output sound signal Aout are read from this coefficient memory 260, and the presumed prediction arithmetic circuit 256 is supplied.

[0172] Moreover, the data located around each data in the unit data block which constitutes the output sound signal Aout which should be created from the 1st tap selection circuitry 253 (attention data) are alternatively taken out from the input sound signal Ain memorized by buffer memory 252. The data x_i alternatively taken out by this 1st tap selection circuitry 253 are supplied to the presumed prediction arithmetic circuit 256.

[0173] In the presumed prediction arithmetic circuit 256, each data y_1 - y_P (p is the number of data in a unit data block) in the unit data block which constitutes the output sound signal Aout calculate according to an individual, respectively from Data x_i and the multiplier data W_i read from a coefficient memory 260. And each data y_1 - y_P in the unit data block which constitutes the output sound signal Aout by which a sequential output is carried out from this presumed prediction

arithmetic circuit 256 are supplied to the after-treatment circuit 257. In this after-treatment circuit 257, Data y_1 - y_P are outputted with the sampling frequency f_2 specified with Parameter SF, and the output sound signal Aout of a sampling frequency f_2 is outputted to an output terminal 258.

[0174] As mentioned above, in the multiplier data generation section 261, the multiplier data W_m of each class for obtaining each data contained in the unit data block of the output sound signal Aout with the sampling frequency f_2 specified with Parameter SF using the seed multiplier data stored in the seed coefficient memory 262 are generated, and this is stored in a coefficient memory 260. And each data y_1 - y_P in the unit data block which constitutes the output sound signal Aout from this coefficient memory 260 in the presumed prediction arithmetic circuit 256 using the multiplier data W_i read corresponding to the class code CL calculate. Therefore, by changing the value of Parameter SF, even if a user does not store many seed multiplier data in the seed coefficient memory 262, he can change the sampling frequency f_2 of the output sound signal Aout into arbitration.

[0175] Moreover, the student signal corresponding to the input sound signal Ain in the seed coefficient memory 262, The multiplier data which learned this student signal among two or more teacher signals shifted by predetermined data forward and backward, and were called for, respectively are stored as seed multiplier data. In the multiplier data generation section 261 The multiplier data W_m of each class for obtaining each data contained in the unit data block of the output sound signal Aout with the sampling frequency f_2 specified with Parameter SF are generated by the linear combination of two or more seed multiplier data. Therefore, this multiplier data W_m becomes the same thing as the multiplier data learned and called for between the teacher signals which shifted a student signal and this student signal so that it might correspond with the phase of each data contained in the unit data block of the output sound signal Aout, and can create the output sound signal Aout with a sufficient precision.

[0176] In addition, it is also possible to realize processing in the picture signal

processing section 110 of drawing 1 mentioned above by software with the picture signal processor 300 as shown in drawing 16 .

[0177] First, the picture signal processor 300 shown in drawing 16 is explained.

This picture signal processor 300 has CPU301 which controls actuation of the whole equipment, and RAM (random access memory)303 which constitutes the working area of ROM (read only memory)302 and CPU301 where a program of operation, seed multiplier data, etc. of this CPU301 were stored. These

[CPU301, ROM302, and RAM303] are connected to the bus 304, respectively.

[0178] Moreover, the picture signal processor 300 has the hard disk drive (HDD) 305 as external storage, and the floppy disk drive (FDD) 307 which drives the floppy (trademark) disk 306. These drives 305,307 are connected to the bus 304, respectively.

[0179] Moreover, the picture signal processor 300 has the communications department 308 which connects with the communication networks 400, such as the Internet, by the cable or wireless. This communications department 308 is connected to the bus 304 through the interface 309.

[0180] Moreover, the picture signal processor 300 is equipped with the user interface section. This user interface section has the remote control signal receive circuit 310 which receives the remote control signal RM from the remote control transmitter 200, and the display 311 which consists of LCD (liquid crystal display) etc. A receiving circuit 310 is connected to a bus 304 through an interface 312, and the display 311 is similarly connected to the bus 304 through the interface 313.

[0181] Moreover, the picture signal processor 300 has the input terminal 314 for inputting SD signal, and the output terminal 315 for outputting HD signal. An input terminal 314 is connected to a bus 304 through an interface 316, and an output terminal 315 is similarly connected to a bus 304 through an interface 317.

[0182] Here, it can download through the communications department 308 from the communication networks 400, such as the Internet, instead of storing a processing program, seed multiplier data, etc. in ROM302 beforehand, as

mentioned above, and can also be used, being able to accumulate in a hard disk or RAM303. Moreover, you may make it offer these processing programs, seed multiplier data, etc. by the floppy disk 306.

[0183] Moreover, instead of inputting SD signal which should be processed from an input terminal 314, it records on the hard disk beforehand, or you may download through the communications department 308 from the communication networks 400, such as the Internet. Moreover, instead of outputting HD signal after processing to an output terminal 315, a display 311 is supplied in parallel to it, and image display may be carried out, it may store in a hard disk further, or you may make it send out to the communication networks 400, such as the Internet, through the communications department 308.

[0184] Procedure is explained in order to acquire HD signal with reference to the flow chart of drawing 17 from SD signal in the picture signal processor 300 shown in drawing 16 . First, processing is started at a step ST 1 and SD pixel data are inputted per a frame unit or field at a step ST 2. When this SD pixel data is inputted from an input terminal 314, this SD pixel data is temporarily stored in RAM303. Moreover, when this SD pixel data is recorded on the hard disk, by the hard disk drive 307, this SD pixel data is read and it stores in RAM303 temporarily. And it judges whether processing of all the frames of input SD pixel data or all the fields has finished with a step ST 3. When processing has finished, it is a step ST 4 and processing is ended. On the other hand, when processing has not finished, it progresses to a step ST 5.

[0185] At this step ST 5, the value of the parameters Q_h and Q_v into which the user operated and inputted the remote control transmitter 200 is read from RAM303. And the presumed-type (refer to (4) types) multiplier data W_m of each class for obtaining the horizontal resolution corresponding to the value of the parameters Q_h and Q_v which used and read seed multiplier data at a step ST 6, and vertical definition are generated (it corresponds to the processing in the multiplier data generation section 132 of drawing 1).

[0186] Next, corresponding to each HD pixel data which should be generated,

the pixel data of a class tap and a prediction tap are acquired from SD pixel data inputted at a step ST 2 at a step ST 7. And it judges whether the processing which obtains HD pixel data in all the fields of SD pixel data inputted at a step ST 8 was completed. When having ended, it moves to a step ST 2 at SD pixel entry-of-data processing of return, the following frame, or the field. On the other hand, when processing is not completed, it progresses to a step ST 9.

[0187] At this step ST 9, the class code CL is generated from SD pixel data of the class tap acquired at a step ST 7. And the multiplier data and SD pixel data of a prediction tap corresponding to the class code CL are used at a step ST 10, by the presumed type, HD pixel data are generated and the processing same with having returned to a step ST 7 and having mentioned above after that is repeated.

[0188] Thus, SD pixel data which constitute inputted SD signal from processing along with the flow chart shown in drawing 17 can be processed, and HD pixel data which constitute HD signal can be obtained. As mentioned above, are outputted to an output terminal 315, or a display 311 is supplied, the image by it is displayed, or HD signal which processed in this way and was acquired is further supplied to a hard disk drive 305, and is recorded on a hard disk.

Moreover, it is also possible to realize by software with the picture signal processor 300 as shows the processing in picture signal processing section 110A of drawing 10 mentioned above to drawing 16 .

[0189] Procedure is explained in order to acquire the output picture signal Vout with reference to the flow chart of drawing 18 from the input picture signal Vin in the picture signal processor 300 shown in drawing 16 . First, processing is started at a step ST 11 and the input picture signal Vin is inputted per a frame unit or field at a step ST 12. When this input picture signal Vin is inputted from an input terminal 314, it is this input picture signal Vin. The pixel data to constitute are temporarily stored in RAM303. Moreover, when this input picture signal Vin is recorded on the hard disk, this input picture signal Vin is read by the hard disk drive 307, and it is this input picture signal Vin. The pixel data to constitute are

temporarily stored in RAM303. And it judges whether processing of all the frames of the input picture signal Vin or all the fields has finished with a step ST 13.

When processing has finished, it is a step ST 14 and processing is ended. On the other hand, when processing has not finished, it progresses to a step ST 15.

[0190] At this step ST 15, the topology tx and ty of each pixel contained in the unit pixel block of the output picture signal Vout corresponding to the scale factor of the display image shown with the value of the parameter T into which the user operated and inputted the remote control transmitter 200 is generated. And the topology tx and ty of each pixel within a unit pixel block and the seed multiplier data of each class are used at a step ST 16. The presumed-type (refer to (4) types) multiplier data Wm of each class for obtaining the data of each pixel contained in the unit pixel block of the output picture signal Vout corresponding to the scale factor of the display image shown with Parameter T are generated (it corresponds to the processing in multiplier data generation section 132A of drawing 10).

[0191] Next, corresponding to the pixel data within the unit pixel block which constitutes the output picture signal Vout which should be generated, the pixel data of a class tap and a prediction tap are acquired from the pixel data of the input picture signal Vin inputted at a step ST 12 at a step ST 17. And it judges whether the processing which obtains the pixel data of the output picture signal Vout in all the fields of the pixel data of the input picture signal Vin inputted at a step ST 18 was completed. When having ended, it moves to a step ST 12 at the input process of return, the following frame, or the input picture signal Vin of the field. On the other hand, when processing is not completed, it progresses to a step ST 19.

[0192] At this step ST 19, the class code CL is generated from the pixel data of the class tap acquired at a step ST 17. And the multiplier data and SD pixel data of a prediction tap corresponding to the class code CL are used at a step ST 20, a presumed type generates the data of each pixel within the unit pixel block which constitutes the output picture signal Vout, and the processing same with

having returned to a step ST 17 and having mentioned above after that is repeated.

[0193] Thus, by processing along with the flow chart shown in drawing 18 , the inputted pixel data of the input picture signal V_{in} can be processed, and the pixel data of the output picture signal V_{out} can be obtained. As mentioned above, are outputted to an output terminal 315, or a display 311 is supplied, the image by it is displayed, or the output picture signal V_{out} which processed in this way and was acquired is further supplied to a hard disk drive 305, and is recorded on a hard disk.

[0194] Moreover, it is also possible to realize by software with the picture signal processor 300 which also shows the processing in the sound signal processing circuit 250 of drawing 15 mentioned above to drawing 16 , and the processor constituted similarly. The flow of this sound signal processing becomes a thing corresponding to the processing of drawing 18 mentioned above mostly.

[0195] In this case, at a step ST 12, the input sound signal A_{in} is inputted and the topology tx of each data contained in the unit data block of the output sound signal A_{out} with the sampling frequency f_2 specified with the value of the parameter SF into which the user operated and inputted the remote control transmitter 200 is generated in a step ST 15. And at a step ST 16, the presumed-type (refer to (4) types) multiplier data W_m of each class for obtain each data contain in the unit data block of the output sound signal A_{out} with the sampling frequency f_2 which used the topology tx of each data in a unit data block and the seed multiplier data of each class, and be specified with the value of Parameter SF be generate (it correspond to the processing in the multiplier data generation section 261 of drawing 15). Moreover, at a step ST 20, the data of the input sound signal A_{in} located around the multiplier data corresponding to the class code CL and each data in a unit data block (attention data) are used, and a presumed type generates each data in the unit data block which constitutes the output sound signal A_{out} . Moreover, although illustration of a processor is omitted, the processing in the seed multiplier data generation equipment 150 of

drawing 9 is also realizable with software.

[0196] With reference to the flow chart of drawing 19 , the procedure for generating seed multiplier data is explained. First, processing is started at a step ST 81 and one HD signal is chosen from two or more HD signals processed by ***** carrying out at a step ST 82. And it judges whether the calculation processing of seed multiplier data to all HD signals was completed at a step ST 83. When having not ended, it progresses to a step ST 84.

[0197] At this step ST 84, HD pixel data concerning HD signal chosen at a step ST 82 are inputted per a frame unit or field. And it judges whether processing was completed about all HD pixel data at a step ST 85. When having not ended, it progresses to a step ST 87.

[0198] At a step ST 87, the pixel data of a class tap and a prediction tap are acquired from SD pixel data concerning SD signal of immobilization corresponding to each HD pixel data inputted at a step ST 84. And it judges whether in all the fields of SD pixel data concerning SD signal of immobilization, study processing is ended at a step ST 88. When having ended study processing, it returns to a step ST 84, the processing same with having mentioned above by performing the following HD pixel entry of data is repeated, and on the other hand, when having not ended study processing, it progresses to a step ST 89.

[0199] At this step ST 89, the class code CL is generated from SD pixel data of the class tap acquired at a step ST 87. And the normal equation (refer to (11) equations) for obtaining multiplier data at a step ST 90 is generated. After that, it returns to a step ST 87.

[0200] When processing is completed about all HD pixel data at the step ST 85 mentioned above, it is a step ST 91, and the multiplier data of each class are computed by sweeping out the normal equation generated at a step ST 90, and solving by law etc. After that, it returns to a step ST 82, the same processing is repeated with having chosen and mentioned the following HD signal above, and it asks for the multiplier data of each class corresponding to the following HD signal.

[0201] Moreover, when the calculation processing of multiplier data to all HD signals is completed at the above-mentioned step ST 83, it is a step ST 92, and it saves in memory by using the multiplier data of each class to all HD signals as seed multiplier data, and it is a step ST 93 after that, and processing is ended.

[0202] Thus, the multiplier data of each class to all HD signals carried out by ***** carrying out with the space shift filter by processing along with the flow chart shown in drawing 19 by the same technique as the seed multiplier data generation equipment 150 shown in drawing 9 can be obtained. In addition, in the gestalt of the above-mentioned implementation, although what carries out a class division was shown, as for this invention, it is needless to say that it is applicable also like what does not carry out a class division.

[0203]

[Effect of the Invention] The presumed-type multiplier data which according to this invention is used in case the 1st information signal is changed into the 2nd information signal are made to correspond to the parameter value into which it was inputted, and are generated by the linear combination of two or more seed multiplier data, and it becomes possible to acquire the 2nd information signal corresponding to the inputted parameter value. Thereby, the resolution of an image, the size of an image, the sampling frequency of a sound signal, etc. can be freely adjusted now.

[0204] Moreover, according to this invention, expressed the relation between an input signal and a print-out signal. The conversion relation which is the relation between the signal which carried out linear transformation of the student signal, and the signal which carried out linear transformation of the teacher signal is followed. The operation using two or more seed multiplier data which are presumed-type multiplier data used in case the student signal corresponding to each of the combination of the student signal of a predetermined number and the teacher signal of a predetermined number is changed into a teacher signal is performed. As presumed-type multiplier data used in case the presumed-type multiplier data used in case an input signal is changed into the Kamiide force

information signal are generated and an input signal is changed into a print-out signal. What was obtained by the study which actually used the student signal and the teacher signal, and the same thing can be obtained.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the configuration of the television receiver as a gestalt of the 1st operation.

[Drawing 2] It is drawing of a ***** sake about the combination of a teacher signal and a student signal.

[Drawing 3] It is drawing showing the filter image for acquiring two or more HD signals.

[Drawing 4] It is drawing for explanation of the filter composition from a space shift filter.

[Drawing 5] It is drawing for explaining the generation method of seed multiplier data.

[Drawing 6] It is drawing showing change of the filter shape by change of Q.

[Drawing 7] It is drawing for explaining the example of decision of a multiplier.

[Drawing 8] It is drawing for explaining the meaning of the multiplier data Wm.

[Drawing 9] It is the block diagram showing the configuration of seed multiplier data generation equipment.

[Drawing 10] It is the block diagram showing the configuration of the television receiver as a gestalt of the 2nd operation.

[Drawing 11] It is drawing for explaining the multiplier data in a seed coefficient memory.

[Drawing 12] It is drawing for explaining Topology t_x and t_y .

[Drawing 13] It is drawing of an explanation sake about the example of decision

of a multiplier.

[Drawing 14] It is drawing showing the size of a display image.

[Drawing 15] It is the block diagram showing the configuration of a sound signal processing circuit as a gestalt of the 3rd operation.

[Drawing 16] The configuration of a picture signal processor is not shut but it is a block diagram.

[Drawing 17] It is the flow chart which shows the flow of picture signal processing.

[Drawing 18] It is the flow chart which shows other flow of picture signal processing.

[Drawing 19] It is the flow chart which shows the flow of seed multiplier data generation processing.

[Drawing 20] It is drawing for explaining the pixel physical relationship of 525i signals and 1050i signals.

[Description of Notations]

100,100A ... A television receiver, 101 ... System controller, 102 ... A remote control signal receive circuit, 105 ... A receiving antenna, 106 ... Tuner, 110,110A ... The picture signal processing section, 111 ... Display section, 121 ... The 1st tap selection circuitry, 122 ... The 2nd tap selection circuitry, 123 ... The 3rd tap selection circuitry, 124 ... Space class detector, 125 ... A motion class detector, 126 ... A class composition circuit, 127 ... Presumed prediction arithmetic circuit, 129 ... An after-treatment circuit, 131 ... A coefficient memory, 132,132A ... Multiplier data generation section, 133 ... A seed coefficient memory, 134 ... Image quality conversion filter generator, 135 ... A multiplier composition circuit, 136 ... A phase count circuit, 137 ... Phase shift filter generator, 150 ... Seed multiplier data generation equipment, 151A, 151B ... Input terminal, 152 ... A space shift filter, 153 ... The 1st tap selection circuitry, 154 ... The 2nd tap selection circuitry, 155 ... The 3rd tap selection circuitry, 157 ... A space class detector, 158 ... Motion class detector, 159 ... A class composition circuit, 160 ... The normal-equation generation section, 161 ... Multiplier data decision section, 162 ... A coefficient memory, 200 ... A remote control transmitter, 250 ... Sound

signal processing circuit, 251 ... An input terminal, 253 ... The 1st tap circuit, 254 ... The 2nd tap circuit, 255 ... A class composition circuit, 256 ... A presumed prediction arithmetic circuit, 257 ... After-treatment circuit, 258 ... An output terminal, 260 ... A coefficient memory, 261 ... Multiplier data generation section, 262 ... A seed coefficient memory, 263 ... A multiplier composition circuit, 264 ... Phase count circuit, 265 ... A phase shift filter generator, 300 ... Picture signal processor, 301 [... Bus,] ... CPU, 302 ... ROM, 303 ... RAM, 304 305 ... A hard disk drive, 307 ... Floppy disk drive, 308 [... A display, 314 / ... An input terminal, 315 / ... An output terminal, 400 / ... Communication network] ... 309 The communications department, 312,313,316,317 ... An interface, 310 ... A remote control signal receive circuit, 311

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-300538
(P2002-300538A)

(43) 公開日 平成14年10月11日 (2002. 10. 11)

(51) Int.Cl.⁷
H 0 4 N 7/01

識別記号

F I
H 0 4 N 7/01

テーマコード(参考)
J 5 C 0 6 3

審査請求 未請求 請求項の数40 OL (全 31 頁)

(21) 出願番号 特願2001-97401(P2001-97401)

(22) 出願日 平成13年3月29日 (2001. 3. 29)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 近藤 哲二郎

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72) 発明者 有光 哲彦

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(74) 代理人 100090376

弁理士 山口 邦夫 (外1名)

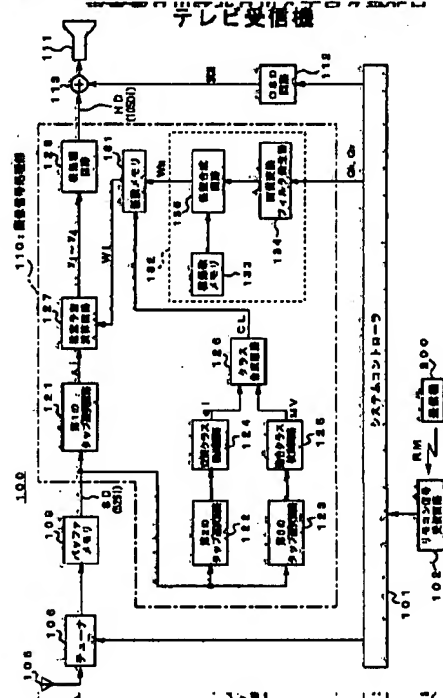
最終頁に続く

(54) 【発明の名称】 係数データの生成装置および生成方法、それを使用した情報信号の処理装置および処理方法、そ
れに使用する種係数データの生成装置および生成方法、並びに情報提供媒体

(57) 【要約】

【課題】 格納手段に格納しておく推定式の係数データを多くすることなく、例えば画像の解像度の調整を自由に
行い得るようにする。

【解決手段】 係数データ生成部132は、ユーザがリモ
コン送信機200を操作して入力したパラメータQh、
Qvの値に対応した水平解像度、垂直解像度を得るた
めの、各クラスの推定式の係数データWmを生成し、この
係数データを係数メモリ131に格納する。推定予測演
算回路127は、クラスコードCLに対応して係数メモ
リ131から読み出された係数データWiと予測タ
ップのSD画素データxiを使用して、推定式により、出力
画像信号を構成するHD画素データy1~y4を生成す
る。複数の種係数データの線形和で係数データWmを
生成するものであり、入力されたパラメータQh、Qvの
値に対応した出力画像信号を得ることが可能となる。
これにより、例えば画像の解像度の調整を自由に
行い得るようになる



【特許請求の範囲】

【請求項1】 複数の情報データからなる入力情報信号を複数の情報データからなる出力情報信号に変換する際に使用される、推定式の係数データを生成する係数データ生成装置であって、

所定数の生徒信号と所定数の教師信号の組み合わせそれぞれに対応させて、上記生徒信号を上記教師信号に変換する際に用いられる推定式の係数データを種係数データとして、格納する格納手段と、

上記入力情報信号と上記出力情報信号との関係を、上記生徒信号を線形変換した信号と上記教師信号を線形変換した信号との関係である変換関係で表し、該変換関係を特定する変換関係特定手段と、

上記入力情報信号を上記出力情報信号に変換する際に用いられる推定式の係数データを、上記変換関係に従って、上記格納手段に格納された複数の上記種係数データを用いた演算で生成する係数生成手段とを有することを特徴とする係数データ生成装置。

【請求項2】 上記変換関係は、

上記入力情報信号と上記出力情報信号との関係を、上記生徒信号を線形変換した信号と上記教師信号を線形変換した信号との関係で表した際の、各上記生徒信号と上記教師信号とに対する重み付け係数であることを特徴とする請求項1に記載の係数データ生成装置。

【請求項3】 上記係数生成手段は、

上記重み付け係数を利用して、複数の上記種係数データの線形和により上記係数データを生成することを特徴とする請求項2に記載の係数データ生成装置。

【請求項4】 上記入力情報信号、上記出力情報信号、上記生徒信号および上記教師信号は、全て音声信号であり、上記出力情報信号は、上記入力情報信号よりもサンプリング周波数が高いことを特徴とする請求項1に記載の係数データ生成装置。

【請求項5】 上記変換関係は、

上記入力情報信号に対する上記出力情報信号のサンプリング周波数の変化に対応することを特徴とする請求項4に記載の係数データ生成装置。

【請求項6】 上記係数生成手段は、

上記変換関係に基づくサンプリング周波数の変化に対応する、係数データを生成することを特徴とする請求項5に記載の係数データ生成装置。

【請求項7】 上記入力情報信号、上記出力情報信号、上記生徒信号および上記教師信号は、全て画像信号であり、上記出力情報信号は、上記入力情報信号よりも高解像度であることを特徴とする請求項1に記載の係数データ生成装置。

【請求項8】 上記変換関係は、

上記入力情報信号に対する上記出力情報信号の解像度の変化に対応することを特徴とする請求項7に記載の係数データ生成装置。

【請求項9】 上記係数生成手段は、

上記変換関係に基づく解像度の変化に対応する、係数データを生成することを特徴とする請求項8に記載の係数データ生成装置。

【請求項10】 上記入力情報信号、上記出力情報信号、上記生徒信号および上記教師信号は、全て画像信号であり、上記出力情報信号は、上記入力情報信号よりも画素数が多いことを特徴とする請求項1に記載の係数データ生成装置。

【請求項11】 上記変換関係は、

上記入力情報信号に対する上記出力情報信号の画素数の変化に対応することを特徴とする請求項10に記載の係数データ生成装置。

【請求項12】 上記係数生成手段は、

上記変換関係に基づく画素数の変化に対応する、係数データを生成することを特徴とする請求項11に記載の係数データ生成装置。

【請求項13】 上記変換関係は、

上記入力情報信号に対する上記出力情報信号の画素数の比率に対応することを特徴とする請求項10に記載の係数データ生成装置。

【請求項14】 上記係数生成手段は、

上記変換関係に基づく画素数の比率に対応する、係数データを生成することを特徴とする請求項13に記載の係数データ生成装置。

【請求項15】 複数の情報データからなる入力情報信号を複数の情報データからなる出力情報信号に変換する際に使用される、推定式の係数データを生成する係数データ生成方法であって、

上記入力情報信号と上記出力情報信号との関係を、上記生徒信号を線形変換した信号と上記教師信号を線形変換した信号との関係である変換関係で表し、該変換関係を特定するステップと、

上記入力情報信号を上記出力情報信号に変換する際に用いられる推定式の係数データを、上記変換関係に従って、所定数の生徒信号と所定数の教師信号の組み合わせのそれぞれに対応した生徒信号を教師信号に変換する際に用いられる推定式の係数データである、複数の種係数データを用いた演算で生成するステップとを有することを特徴とする係数データ生成方法。

【請求項16】 複数の情報データからなる入力情報信号を複数の情報データからなる出力情報信号に変換する際に使用される、推定式の係数データを生成するために、

上記入力情報信号と上記出力情報信号との関係を、上記生徒信号を線形変換した信号と上記教師信号を線形変換した信号との関係である変換関係で表し、該変換関係を特定するステップと、

上記入力情報信号を上記出力情報信号に変換する際に用いられる推定式の係数データを、上記変換関係に従って

て、所定数の生徒信号と所定数の教師信号の組み合わせのそれぞれに対応し、生徒信号を教師信号に変換する際に用いられる推定式の係数データである、複数の種係数データを用いた演算で生成するステップとを実行するためのコンピュータプログラムを提供する情報提供媒体。

【請求項17】 入力された複数の情報データからなる第1の情報信号を、複数の情報データからなる第2の情報信号に変換する情報信号処理装置であって、上記第2の情報信号に係る注目データの周辺に位置する第1のデータを、上記第1の情報信号から抽出する第1の抽出手段と、

上記第1の情報信号と上記第2の情報信号の関係を表すパラメータ値が入力されるパラメータ入力部と、複数の種係数データを保持し、上記第1の情報信号を上記第2の情報信号に変換する際に使用する推定式の係数データを、上記パラメータ値に対応させて、上記複数の種係数データの線形和で生成する係数データ生成手段と、

上記推定式を利用して、上記係数データと上記第1のデータとの演算により上記第2の情報信号を生成する演算手段とを有することを特徴とする情報信号処理装置。

【請求項18】 上記第2の情報信号に係る注目データの周辺に位置する第2のデータを、上記第1の情報信号から抽出する第2の抽出手段と、

上記第2の抽出手段にて抽出された上記第2のデータに基づいて、上記注目データに係る特徴を検出する特徴検出手段と、

上記特徴に基づいて上記注目データを複数のクラスの一つに分類するクラス分類手段とをさらに備え、

上記保持手段には、上記クラス分類手段で分類されるクラス毎に上記複数の種係数データが保持されており、上記演算手段は、上記クラス分類手段で分類されたクラスの上記複数の種係数データを使用して生成された係数データを用いて上記第2の情報信号を生成することを特徴とする請求項17に記載の情報信号処理装置。

【請求項19】 上記係数データ生成手段は、

所定数の生徒信号と所定数の教師信号の組み合わせのそれぞれに対応し、生徒信号を教師信号に変換する際に用いられる推定式の係数データである複数の種係数データを、格納する格納手段と、

上記パラメータ値にて表された、上記第1の情報信号と上記第2の情報信号との関係を、上記生徒信号を線形変換した信号と上記教師信号を線形変換した信号との関係である変換関係で表し、該変換関係を特定する変換関係特定手段と、

上記第1の情報信号を上記第2の情報信号に変換する際に用いられる推定式の係数データを、上記変換関係に従って、上記格納手段に格納された複数の上記種係数データを用いた演算で生成する係数生成手段とを有することを特徴とする請求項17に記載の情報信号処理装置。

【請求項20】 上記変換関係は、

上記第1の情報信号と上記第2の情報信号との関係を、上記生徒信号を線形変換した信号と上記教師信号を線形変換した信号との関係で表した際の、各上記生徒信号と上記教師信号とに対する重み付け係数であることを特徴とする請求項19に記載の情報信号処理装置。

【請求項21】 上記係数生成手段は、

上記重み付け係数を利用して、複数の上記種係数データの線形和により上記係数データを生成することを特徴とする請求項20に記載の情報信号処理装置。

【請求項22】 上記第1の情報信号、上記第2の情報信号、上記生徒信号および上記教師信号は、全て音声信号であり、上記第2の情報信号は、上記第1の情報信号よりもサンプリング周波数が高いことを特徴とする請求項19に記載の情報信号処理装置。

【請求項23】 上記変換関係は、

上記第1の情報信号に対する上記第2の情報信号のサンプリング周波数に対応することを特徴とする請求項22に記載の情報信号処理装置。

【請求項24】 上記係数生成手段は、

上記変換関係に基づくサンプリング周波数に対応する、係数データを生成することを特徴とする請求項23に記載の情報信号処理装置。

【請求項25】 上記第1の情報信号、上記第2の情報信号、上記生徒信号および上記教師信号は、全て画像信号であり、上記第2の情報信号は、上記第1の情報信号よりも高解像度であることを特徴とする請求項19に記載の情報信号処理装置。

【請求項26】 上記変換関係は、

上記第1の情報信号に対する上記第2の情報信号の解像度の変化に対応することを特徴とする請求項25に記載の情報信号処理装置。

【請求項27】 上記係数生成手段は、

上記変換関係に基づく解像度の変化に対応する、係数データを生成することを特徴とする請求項26に記載の情報信号処理装置。

【請求項28】 上記第1の情報信号、上記第2の情報信号、上記生徒信号および上記教師信号は、全て画像信号であり、上記第2の情報信号は、上記第1の情報信号よりも画素数が多いことを特徴とする請求項19に記載の情報信号処理装置。

【請求項29】 上記変換関係は、

上記第1の情報信号に対する上記第2の情報信号の画素数の変化に対応することを特徴とする請求項28に記載の情報信号処理装置。

【請求項30】 上記係数生成手段は、

上記変換関係に基づく画素数の変化に対応する、係数データを生成することを特徴とする請求項29に記載の情報信号処理装置。

【請求項31】 上記変換関係は、

上記第1の情報信号に対する上記第2の情報信号の画素数の比率に対応することを特徴とする請求項28に記載の情報信号処理装置。

【請求項32】 上記係数生成手段は、上記変換関係に基づく画素数の比率に対応する、係数データを生成することを特徴とする請求項31に記載の情報信号処理装置。

【請求項33】 入力された複数の情報データからなる第1の情報信号を、複数の情報データからなる第2の情報信号に変換する情報信号処理方法であって、上記第2の情報信号に係る注目データの周辺に位置するデータを、上記第1の情報信号から抽出するステップと、

上記第1の情報信号を上記第2の情報信号に変換する際に使用する推定式の係数データを、入力されたパラメータ値に対応させて、複数の種係数データの線形和で生成するステップと、

上記推定式を利用して、上記生成された係数データと上記抽出されたデータとの演算により上記第2の情報信号を生成するステップとを有することを特徴とする情報信号処理方法。

【請求項34】 入力された複数の情報データからなる第1の情報信号を、複数の情報データからなる第2の情報信号に変換するために、

上記第2の情報信号に係る注目データの周辺に位置するデータを、上記第1の情報信号から抽出するステップと、

上記第1の情報信号を上記第2の情報信号に変換する際に使用する推定式の係数データを、入力されたパラメータ値に対応させて、複数の種係数データの線形和で生成するステップと、

上記推定式を利用して、上記生成された係数データと上記抽出されたデータとの演算により上記第2の情報信号を生成するステップとを実行するコンピュータプログラムを提供する情報提供媒体。

【請求項35】 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用する推定式の係数データを得るために用いられる種係数データを生成する装置であって、上記第2の情報信号に対応する所定個数の教師信号を得る第1の信号処理手段と、

上記第1の情報信号に対応する所定個数の生徒信号を得る第2の信号処理手段と、

上記所定個数の生徒信号と上記所定個数の教師信号の組み合わせのそれぞれに対応し、上記生徒信号を上記教師信号に変換する際に用いられる上記推定式の係数データを上記種係数データとして生成する種係数生成手段とを有することを特徴とする種係数データ生成装置。

【請求項36】 上記種係数生成手段は、上記生徒信号から、上記教師信号に係る注目データの周

辺に位置する第1のデータを抽出する第1の抽出手段と、

上記第1の抽出手段で抽出された第1のデータと、上記教師信号に係る注目データとから、上記推定式の係数データを得るための正規方程式を生成する正規方程式生成手段と、

上記正規方程式を解いて上記推定式の係数データを得る係数データ演算手段とを備えることを特徴とする請求項35に記載の種係数データ生成装置。

【請求項37】 上記種係数生成手段は、上記生徒信号から、上記教師信号に係る注目データの周辺に位置する第2のデータを抽出する第2の抽出手段と、

上記第2の抽出手段にて抽出された上記第2のデータに基づいて、上記注目データに係る特徴を検出する特徴検出手段と、

上記特徴検出手段にて検出された特徴に基づいて、上記注目データを複数のクラスの一つに分類するクラス分類手段とをさらに備え、

上記正規方程式生成手段は、上記クラス分類手段で分類されたクラス、上記第1のデータ抽出手段で抽出された第1のデータおよび上記教師信号に係る注目データから、クラス毎に、上記係数データを得るための生成方程式を生成し、

上記係数データ演算手段は、上記クラス毎の正規方程式を解いて、クラス毎に上記係数データを得ることを特徴とする請求項36に記載の種係数データ生成装置。

【請求項38】 上記第1の信号処理手段は、基準教師信号より空間シフトフィルタを使用して上記所定個数の教師信号を得ることを特徴とする請求項35に記載の種係数データ生成装置。

【請求項39】 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用する推定式の係数データを得るために用いられる種係数データを生成する方法であって、上記第2の情報信号に対応する所定個数の教師信号を得るステップと、

上記第1の情報信号に対応する所定個数の生徒信号を得るステップと、

上記所定個数の生徒信号と上記所定個数の教師信号の組み合わせのそれぞれに対応し、上記生徒信号を上記教師信号に変換する際に用いられる上記推定式の係数データを上記種係数データとして生成するステップとを有することを特徴とする種係数データ生成方法。

【請求項40】 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用する推定式の係数データを得るために用いられる種係数データを生成するために、上記第2の情報信号に対応する所定個数の教師信号を得るステップと、

上記第1の情報信号に対応する所定個数の生徒信号を得るステップと、

上記所定個数の生徒信号と上記所定個数の教師信号の組み合わせのそれぞれに対応して、上記生徒信号を上記教師信号に変換する際に用いられる上記推定式の係数データを上記種係数データとして生成するステップとを実行するコンピュータプログラムを提供する情報提供媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、例えば、NTSC方式のビデオ信号をハイビジョン方式のビデオ信号に変換する際に適用して好適な、係数データの生成装置および生成方法、それを使用した情報信号の変換装置および変換方法、それに使用する種係数データの生成装置および生成方法、並びに情報提供媒体に関する。詳しくは、入力情報信号と出力情報信号との関係を表した、生徒信号を線形変換した信号と教師信号を線形変換した信号との関係である変換関係に従って、所定数の生徒信号と所定数の教師信号の組み合わせのそれぞれに対応した生徒信号を教師信号に変換する際に用いられる推定式の係数データである複数の種係数データを用いた演算を行って、入力情報信号を上出力情報信号に変換する際に用いられる推定式の係数データを生成することによって、入力情報信号を出力情報信号に変換する際に用いられる推定式の係数データとして、実際に生徒信号、教師信号を使用した学習で得たものと同様のものを得ることができるようにした係数データ生成装置等に係るものである。

【0002】

【従来の技術】従来、例えば525i信号というSD(Standard Definition)信号を、1050i信号というHD(High Definition)信号に変換するフォーマット変換が提案されている。525i信号は、ライン数が525本でインタレース方式の画像信号を意味し、1050i信号は、ライン数が1050本でインタレース方式の画像信号を意味する。

【0003】図20は、525i信号と1050i信号の画素位置関係を示している。ここで、大きなドットが525i信号の画素であり、小さなドットが1050i信号の画素である。また、奇数フィールドの画素位置を実線で示し、偶数フィールドの画素位置を破線で示している。525i信号を1050i信号に変換する場合、奇数、偶数のそれぞれのフィールドにおいて、525i信号の1画素に対応して1050i信号の4画素を得る必要がある。

【0004】従来、上述したようなフォーマット変換を行うために、525i信号の画素データより1050i信号の画素データを得る際に、525i信号の画素に対する1050i信号の各画素の位相に対応した推定式の係数データをメモリに格納しておき、この係数データを用いて推定式によって1050i信号の画素データを求めることが提案されている。

【0005】

【発明が解決しようとする課題】上述したように推定式によって1050i信号の画素データを求めるものにおいては、この1050i信号による画像の解像度は固定されており、従来のコントラストやシャープネス等の調整のように、画像内容等に応じて所望の解像度とすることができなかった。

【0006】この発明の目的は、格納手段に格納しておく推定式の係数データを多くすることなく、例えば画像の解像度の調整を自由に行い得るようにすることにある。また、この発明の目的は、格納手段に格納しておく推定式の係数データを多くすることなく、例えば画像のサイズの調整や音声信号のサンプリング周波数の調整を自由に行い得るようにすることにある。

【0007】

【課題を解決するための手段】この発明に係る係数データ生成装置は、複数の情報データからなる入力情報信号を複数の情報データからなる出力情報信号に変換する際に使用される、推定式の係数データを生成する係数データ生成装置であって、所定数の生徒信号と所定数の教師信号の組み合わせそれぞれに対応させて、生徒信号を教師信号に変換する際に用いられる推定式の係数データを種係数データとして、格納する格納手段と、入力情報信号と出力情報信号との関係を、生徒信号を線形変換した信号と教師信号を線形変換した信号との関係である変換関係で表し、この変換関係を特定する変換関係特定手段と、入力情報信号を出力情報信号に変換する際に用いられる推定式の係数データを、上記変換関係に従って、格納手段に格納された複数の種係数データを用いた演算で生成する係数生成手段とを有するものである。

【0008】また、この発明に係る係数データ生成方法は、複数の情報データからなる入力情報信号を複数の情報データからなる出力情報信号に変換する際に使用される、推定式の係数データを生成する係数データ生成方法であって、入力情報信号と出力情報信号との関係を、生徒信号を線形変換した信号と教師信号を線形変換した信号との関係である変換関係で表し、この変換関係を特定するステップと、入力情報信号を出力情報信号に変換する際に用いられる推定式の係数データを、上記変換関係に従って、所定数の生徒信号と所定数の教師信号の組み合わせのそれぞれに対応し、生徒信号を教師信号に変換する際に用いられる推定式の係数データである、複数の種係数データを用いた演算で生成するステップとを有するものである。

【0009】また、この発明に係る情報提供媒体は、上述の係数データ生成方法の各ステップを実行するためのコンピュータプログラムを提供するものである。

【0010】この発明においては、所定数の生徒信号と

所定数の教師信号の組み合わせのそれぞれに対応させて、生徒信号を教師信号に変換する際に用いられる推定式の係数データが種係数データとして格納手段に格納されている。

【0011】入力情報信号と出力情報信号との関係が、生徒信号を線形変換した信号と教師信号を線形変換した信号との関係である変換関係で表され、この変換関係が特定される。例えば、この変換関係は、入力情報信号と出力情報信号との関係を生徒信号を線形変換した信号と教師信号を線形変換した信号との関係で表した際の、各生徒信号と教師信号とに対する重み付け係数で表される。

【0012】入力情報信号、出力情報信号、生徒信号および教師信号が全て音声信号であるとき、例えば出力情報信号は入力情報信号よりもサンプリング周波数が高くされる。このように情報信号が音声信号である場合、変換関係は、例えば入力情報信号に対する出力情報信号のサンプリング周波数の変化に対応したものとされる。

【0013】入力情報信号、出力情報信号、生徒信号および教師信号が全て画像信号であるとき、例えば出力情報信号は入力情報信号よりも高解像度とされる。このように情報信号が画像信号である場合、変換関係は、例えば入力情報信号に対する出力情報信号の解像度の変化に対応したものとされる。またこのように情報信号が画像信号である場合、変換関係は、入力情報信号に対する出力情報信号の画素数の変化や比率に対応したものとされる。

【0014】そして、入力情報信号を出力情報信号に変換する際に用いられる推定式の係数データは、変換関係に従って、格納手段に格納されている複数の種係数データを用いた演算で生成される。

【0015】例えば、情報信号が音声信号である場合、変換関係に基づくサンプリング周波数の変化に対応する係数データを生成される。この係数データを使用することで、入力情報信号に対してサンプリング周波数が増加した出力情報信号を得ることが可能となる。

【0016】また例えば、情報信号が画像信号である場合、変換関係に基づく解像度の変化に対応する係数データが生成される。この係数データを使用することで、入力情報信号に対して解像度が増加した出力情報信号を得ることが可能となる。

【0017】また例えば、情報信号が画像信号である場合、変換関係に基づく画素数の変化または比率に対応する係数データが生成される。この係数データを使用することで、入力情報信号に対して画素数が増加した出力情報信号を得ることが可能となる。

【0018】この発明に係る情報信号処理装置は、入力された複数の情報データからなる第1の情報信号を、複数の情報データからなる第2の情報信号に変換する情報信号処理装置であって、第2の情報信号に係る注目デー

タの周辺に位置する第1のデータを第1の情報信号から抽出する第1の抽出手段と、第1の情報信号と第2の情報信号の関係を表すパラメータ値が入力されるパラメータ入力部と、複数の種係数データを保持し、第1の情報信号を第2の情報信号に変換する際に使用する推定式の係数データを、パラメータ値に対応させて、複数の種係数データの線形和で生成する係数データ生成手段と、推定式を利用して、係数データと第1のデータとの演算により第2の情報信号を生成する演算手段とを有するものである。

【0019】例えば、係数データ生成手段は、所定数の生徒信号と所定数の教師信号の組み合わせそれぞれに対応させて、生徒信号を教師信号に変換する際に用いられる推定式の係数データを種係数データとして、格納する格納手段と、パラメータ値にて表された、第1の情報信号と上記第2の情報信号との関係を、生徒信号を線形変換した信号と教師信号を線形変換した信号との関係である変換関係で表し、この変換関係を特定する変換関係特定手段と、第1の情報信号を第2の情報信号に変換する際に用いられる推定式の係数データを、変換関係に従って、格納手段に格納された複数の種係数データを用いた演算で生成する係数生成手段とを有するものである。

【0020】また、この発明に係る情報信号処理方法は、入力された複数の情報データからなる第1の情報信号を、複数の情報データからなる第2の情報信号に変換する情報信号変換方法であって、第2の情報信号に係る注目データの周辺に位置するデータを第1の情報信号から抽出するステップと、第1の情報信号を第2の情報信号に変換する際に使用する推定式の係数データを、入力されたパラメータ値に対応させて、複数の種係数データの線形和で生成するステップと、推定式を利用して、生成された係数データと抽出されたデータとの演算により第2の情報信号を生成するステップとを有するものである。

【0021】また、この発明に係る情報提供媒体は、上述の情報信号処理方法の各ステップを実行するためのコンピュータプログラムを提供するものである。

【0022】この発明においては、第1の情報信号と第2の情報信号の関係を表すパラメータ値が、パラメータ入力部より入力される。また例えば、情報信号が音声信号である場合、このパラメータの値によって、第1の情報信号に対する第2の情報信号のサンプリング周波数の変化等が示される。例えば、情報信号が画像信号である場合、このパラメータの値によって、第1の情報信号に対する第2の情報信号の解像度の変化、画素数の変化等が示される。

【0023】第1の情報信号を第2の情報信号に変換する際に使用する推定式の係数データが、入力されたパラメータ値に対応させて、複数の種係数データの線形和で生成される。そして、第1の情報信号から第2の情報信

号に係る注目データの周辺に位置する第1のデータが抽出される。推定式を利用して、生成された係数データと抽出された第1のデータとの演算により第2の情報信号が生成される。

【0024】このように、第1の情報信号を第2の情報信号に変換する際に使用する推定式の係数データを、入力されたパラメータ値に対応させて、複数の種係数データの線形和で生成するものであり、入力されたパラメータ値に対応した第2の情報信号を得ることが可能となる。これにより、例えば画像の解像度、画像のサイズ、音声信号のサンプリング周波数等の調整を自由に行い得るようになる。

【0025】ここで、複数の種係数データが、所定数の生徒信号と所定数の教師信号の組み合わせのそれぞれに対応し、生徒信号を教師信号に変換する際に用いられる推定式の係数データであって、またパラメータ値にて表された第1の情報信号と第2の情報信号との関係を、生徒信号を線形変換した信号と教師信号を線形変換した信号との関係である変換関係で表して特定し、この変換関係に従って、複数の種係数データを用いた演算で係数データを得ることによって、その係数データとして実際に生徒信号、教師信号を使用した学習で得たものと同様のものを得ることができ、第1の情報信号を第2の情報信号に精度よく変換可能となる。

【0026】この発明に係る種係数データ生成装置は、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用する推定式の係数データを得るために用いられる種係数データを生成する装置であって、第2の情報信号に対応する所定個数の教師信号を得る第1の信号処理手段と、第1の情報信号に対応する所定個数の生徒信号を得る第2の信号処理手段と、所定個数の生徒信号と所定個数の教師信号の組み合わせのそれぞれに対応し、生徒信号を教師信号に変換する際に用いられる推定式の係数データを種係数データとして生成する種係数生成手段とを有するものである。

【0027】例えば、種係数生成手段は、生徒信号から教師信号に係る注目データの周辺に位置する第1のデータを抽出する第1の抽出手段と、この第1の抽出手段で抽出された第1のデータと教師信号に係る注目データとから推定式の係数データを得るための正規方程式を生成する正規方程式生成手段と、この正規方程式を解いて推定式の係数データを得る係数データ演算手段とを備えるものである。

【0028】この発明に係る種係数データ生成方法は、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用する推定式の係数データを得るために用いられる種係数データを生成する方法であって、第2の情報信号に対応する所定個数の教師信号を得るステップと、第1の情報信号

に対応する所定個数の生徒信号を得るステップと、所定個数の生徒信号と所定個数の教師信号の組み合わせのそれぞれに対応し、生徒信号を教師信号に変換する際に用いられる推定式の係数データを種係数データとして生成するステップとを有するものである。また、この発明に係る情報提供媒体は、上述の種係数データ生成方法の各ステップを実行するためのコンピュータプログラムを提供するものである。

【0029】この発明においては、第2の情報信号に対応する所定個数の教師信号が得られると共に、第1の情報信号に対応する所定個数の生徒信号が得られる。例えば、基準教師信号より空間シフトフィルタを使用して所定個数の教師信号が得られる。そして、所定個数の生徒信号と所定個数の教師信号の組み合わせのそれぞれに対応し、生徒信号を教師信号に変換する際に用いられる推定式の係数データが種係数データとして生成される。

【0030】このように生成される複数の種係数データを使用することで、第1の情報信号を第2の情報信号に変換する際に使用される推定式の係数データを、第1の情報信号と第2の情報信号の関係に従って、演算で生成することが可能となる。

【0031】

【発明の実施の形態】この発明の第1の実施の形態について説明する。図1は、第1の実施の形態としてのテレビ受信機100の構成を示している。このテレビ受信機100は、放送信号より525i信号というSD信号を得、この525i信号を1050i信号というHD信号に変換し、その1050i信号による画像を表示するものである。

【0032】テレビ受信機100は、マイクロコンピュータを備え、システム全体の動作を制御するためのシステムコントローラ101と、リモートコントロール信号を受信するリモコン信号受信回路102とを有している。リモコン信号受信回路102は、システムコントローラ101に接続され、リモコン送信機200よりユーザの操作に応じて出力されるリモートコントロール信号RMを受信し、その信号RMに対応する操作信号をシステムコントローラ101に供給するように構成されている。

【0033】また、テレビ受信機100は、受信アンテナ105と、この受信アンテナ105で捕らえられた放送信号(RF変調信号)が供給され、選局処理、中間周波増幅処理、検波処理等を行ってSD信号(525i信号)を得るチューナ106と、このチューナ106より出力されるSD信号を一時的に保存するためのバッファメモリ109とを有している。

【0034】また、テレビ受信機100は、バッファメモリ109に一時的に保存されるSD信号(525i信号)を、HD信号(1050i信号)に変換する画像信号処理部110と、この画像信号処理部110より出力

されるHD信号による画像を表示するディスプレイ部111と、このディスプレイ部111の画面上に文字図形などの表示を行うための表示信号SCHを発生させるためのOSD(On Screen Display)回路112と、その表示信号SCHを上述した画像信号処理部110より出力されるHD信号に合成してディスプレイ部111に供給するための合成器113とを有している。ディスプレイ部111は、例えばCRT(cathode-ray tube)ディスプレイ、あるいはLCD(liquid crystal display)等のフラットパネルディスプレイで構成されている。

【0035】図1に示すテレビ受信機100の動作を説明する。チューナ106より出力されるSD信号(525i信号)は、バッファメモリ109に供給されて一時的に保存される。そして、このバッファメモリ109に一時的に記憶されたSD信号は画像信号処理部110に供給され、HD信号(1050i信号)に変換される。すなわち、画像信号処理部110では、SD信号を構成する画素データ(以下、「SD画素データ」という)から、HD信号を構成する画素データ(以下、「HD画素データ」という)が得られる。この画像信号処理部110より出力されるHD信号はディスプレイ部111に供給され、このディスプレイ部111の画面上にはそのHD信号による画像が表示される。

【0036】また、上述せずも、ユーザは、リモコン送信機200の操作によって、パラメータQh、Qvの値を変化させて、上述したようにディスプレイ部111の画面上に表示される画像の水平、垂直の解像度を調整できる。この解像度の調整状態では、ディスプレイ部111の画面上に、パラメータQh、Qvの値の表示が行われる。ここでは図示しないが、この表示は数値または棒グラフ等をもって行われる。ユーザは、この表示を参照して、パラメータQh、Qvの値を調整できる。

【0037】このように画面上にパラメータQh、Qvの値を表示する際、システムコントローラ101は表示データをOSD回路112に供給する。OSD回路112は、その表示データに基づいて表示信号SCHを発生し、この表示信号SCHを合成器113を介してディスプレイ部111に供給することとなる。

【0038】次に、画像信号処理部110の詳細を説明する。この画像信号処理部110は、バッファメモリ109に記憶されているSD信号(525i信号)より、HD信号(1050i信号)に係る注目画素の周辺に位置する複数のSD画素のデータを選択的に取り出して出力する第1～第3のタップ選択回路121～123を有

$$q_i = [(k_i - \text{MIN} + 0.5) \cdot 2^P / \text{DR}] \quad \dots (1)$$

【0043】また、画像信号処理部110は、第3のタップ選択回路123で選択的に取り出される動きクラスタップのデータ(SD画素データ)より、主に動きの程度を表すための動きクラスを検出し、そのクラス情報を出力する動きクラス検出回路125を有している。

している。

【0039】第1のタップ選択回路121は、予測に使用するSD画素(「予測タップ」と称する)のデータを選択的に取り出すものである。第2のタップ選択回路122は、SD画素データのレベル分布パターンに対応するクラス分類に使用するSD画素(「空間クラスタップ」と称する)のデータを選択的に取り出すものである。第3のタップ選択回路123は、動きに対応するクラス分類に使用するSD画素(「動きクラスタップ」と称する)のデータを選択的に取り出すものである。なお、空間クラスを複数フィールドに属するSD画素データを使用して決定する場合には、この空間クラスにも動き情報が含まれることになる。

【0040】また、画像信号処理部110は、第2のタップ選択回路122で選択的に取り出される空間クラスタップのデータ(SD画素データ)のレベル分布パターンを検出し、このレベル分布パターンに基づいて空間クラスを検出し、そのクラス情報を出力する空間クラス検出回路124を有している。

【0041】空間クラス検出回路124では、例えば、各SD画素データを、8ビットデータから2ビットデータに圧縮するような演算が行われる。そして、空間クラス検出回路124からは、各SD画素データに対応した圧縮データが空間クラスのクラス情報として出力される。本実施の形態においては、ADRC(Adaptive Dynamic Range Coding)によって、データ圧縮が行われる。なお、情報圧縮手段としては、ADRC以外にDPCM(予測符号化)、VQ(ベクトル量子化)等を用いてもよい。

【0042】本来、ADRCは、VTR(Video Tape Recorder)向け高性能符号化用に開発された適応再量子化法であるが、信号レベルの局所的なパターンを短い語長で効率的に表現できるので、上述したデータ圧縮に使用して好適なものである。ADRCを使用する場合、空間クラスタップのデータ(SD画素データ)の最大値をMAX、その最小値をMIN、空間クラスタップのデータのダイナミックレンジをDR(=MAX-MIN+1)、再量子化ビット数をPとすると、空間クラスタップのデータとしての各SD画素データ k_i に対して、

(1)式の演算により、圧縮データとしての再量子化コード q_i が空間クラスのクラス情報として得られる。ただし、(1)式において、 $[\]$ は切り捨て処理を意味している。空間クラスタップのデータとして、Na個のSD画素データがあるとき、 $i=1 \sim Na$ である。

【0044】この動きクラス検出回路125では、第3のタップ選択回路123で選択的に取り出される動きクラスタップのデータ(SD画素データ) m_i 、 n_i からフレーム間差分が算出され、さらにその差分の絶対値の平均値に対してしきい値処理が行われて動きの指標であ

る動きクラスが検出される。すなわち、動きクラス検出回路125では、(2)式によって、差分の絶対値の平均値AVが算出される。第3のタップ選択回路123で、例えばクラスタップのデータとして、6個のSD画素データm1~m6と、その1フレーム前の6個のSD

$$AV = \frac{\sum_{i=1}^{Nb} |m_i - n_i|}{Nb} \quad \dots (2)$$

【0046】そして、動きクラス検出回路125では、上述したように算出された平均値AVが1個または複数個のしきい値と比較されて動きクラスのクラス情報MVが得られる。例えば、3個のしきい値th1, th2, th3 (th1 < th2 < th3) が用意され、4つの動きクラスを検出する場合、AV ≤ th1のときはMV = 0、th1 < AV ≤ th2のときはMV = 1、th2 < AV ≤ th3のときはMV = 2、th3 < AVのときはMV = 3とされる。

【0047】また、画像信号処理部110は、空間クラス検出回路124より出力される空間クラスのクラス情報としての再量子化コードqiと、動きクラス検出回路

$$CL = \sum_{i=1}^{Na} q_i (2^P)^i + MV \cdot 2^{P^{Na}} \quad \dots (3)$$

【0050】また、画像信号処理部110は、係数メモリ131を有している。この係数メモリ131は、後述する推定予測演算回路127で使用される推定式の係数データを格納するものである。この係数データは、SD信号(525i信号)をHD信号(1050i信号)に変換するための情報である。係数メモリ131には、上述したクラス合成回路126より出力されるクラスコードCLが読み出しアドレス情報として供給される。この係数メモリ131からはクラスコードCLに対応した係数データWiが読み出され、推定予測演算回路127に供給されることとなる。

【0051】また、画像信号処理部110は、上述したように係数メモリ131に格納される係数データWmを生成する係数データ生成部132を有している。この係

$$y = \sum_{i=1}^n W_i \cdot x_i \quad \dots (4)$$

【0054】種係数データは、学習によって生成されるが、まずこの学習方法について説明する。学習は、クラス毎に、複数の信号データに対して行われる。データ数

$$y_k = W_1 \times k_1 + W_2 \times k_2 + \dots + W_n \times k_n \quad \dots (5)$$

m > nの場合、係数データW1, W2, ..., Wnは、一意に決まらないので、誤差ベクトルeの要素を、以下の(6)式で定義して、(7)式を最小にする係数デ

画素データn1~n6が取り出されるとき、(2)式におけるNbは6である。

【0045】

【数1】

125より出力される動きクラスのクラス情報MVに基づき、作成すべきHD信号(1050i信号)の画素(注目画素)が属するクラスを示すクラスコードCLを得るためのクラス合成回路126を有している。

【0048】このクラス合成回路126では、(3)式によって、クラスコードCLの演算が行われる。なお、(3)式において、Naは空間クラスタップのデータ(SD画素データ)の個数、PはADRCにおける再量子化ビット数を示している。

【0049】

【数2】

数データ生成部132は、種係数メモリ133と、画質変換フィルタ発生器134と、係数合成回路135とから構成されている。この係数データ生成部132における、係数データWmの生成処理は、例えば1フィールド毎に、垂直ブランキング期間に行われる。

【0052】種係数メモリ133には、複数の種係数データが予め蓄えられている。ここで、種係数データの詳細を説明する。後述する推定予測演算回路127では、HD画素データyが、(4)式の推定式で演算されるものとする。なお、(4)式の推定式において、nは予測タップの数である。

【0053】

【数3】

がmの場合、(4)式に従って、以下の(5)式が設定される。

$$(k=1, 2, \dots, m)$$

タを求める。所謂最小二乗法による解法である。

【0055】

【数4】

$$e_k = y_k - (W_1 x_{k1} + W_2 x_{k2} + \dots + W_n x_{kn}) \quad \dots (6)$$

(k=1, 2, \dots, m)

$$e^2 = \sum_{k=1}^m e_k^2 \quad \dots (7)$$

【0056】ここで、(7)式の W_i による偏微分係数を求める。それは、以下の(8)式を0にするように、各係数 W_i を求めればよい。

【0057】
【数5】

$$\frac{\partial e^2}{\partial W_i} = \sum_{k=1}^m 2 \left(\frac{\partial e_k}{\partial W_i} \right) e_k = \sum_{k=1}^m 2 x_{ki} e_k \quad \dots (8)$$

【0058】以下、(9)式、(10)式のように X_{ij} 、 Y_i を定義すると、(8)式は、行列を用いて(11)式に書き換えられる。

【0059】
【数6】

$$X_{ij} = \sum_{p=1}^m x_{pi} x_{pj} \quad \dots (9)$$

$$Y_i = \sum_{k=1}^m x_{ki} y_k \quad \dots (10)$$

$$\begin{bmatrix} X_{11} & X_{12} & \dots & X_{1n} \\ X_{21} & X_{22} & \dots & X_{2n} \\ \vdots & \vdots & \ddots & \vdots \\ X_{m1} & X_{m2} & \dots & X_{mn} \end{bmatrix} \begin{bmatrix} W_1 \\ W_2 \\ \vdots \\ W_n \end{bmatrix} = \begin{bmatrix} Y_1 \\ Y_2 \\ \vdots \\ Y_n \end{bmatrix} \quad \dots (11)$$

【0060】この(11)式は、一般に正規方程式と呼ばれている。この正規方程式を、掃き出し法等の一般的な行列解法を用いて解くことで、係数データ W_i を求めることができる。

【0061】上述した係数データ W_i は、複数の教師信号と生徒信号の組み合わせそれぞれに対応して求めることができる。ここで、図2に示すように、基準HD信号に様々な帯域のフィルタをかけて複数のHD信号を得て

それを教師信号とすると共に、生徒信号としては固定のSD信号を用いる場合を考える。この場合、SD信号は固定なので、(11)式の正規方程式の左辺は、(12)式で定義でき、以下正規方程式は(13)式、(14)式で表すことができる。

【0062】
【数7】

$$A = \begin{pmatrix} X_{11} & X_{12} & \cdots & X_{1n} \\ X_{21} & X_{22} & \cdots & X_{2n} \\ \vdots & \vdots & \ddots & \vdots \\ X_{m1} & X_{m2} & \cdots & X_{mn} \end{pmatrix} \quad \cdots (12)$$

$$A \bar{w} = \begin{pmatrix} Y_1 \\ Y_2 \\ \vdots \\ Y_n \end{pmatrix} \quad \cdots (13)$$

$$\bar{w} = A^{-1} \begin{pmatrix} Y_1 \\ Y_2 \\ \vdots \\ Y_n \end{pmatrix} \quad \cdots (14)$$

【0063】ここで、図3に示すように、基準HD信号(HDr)にフィルタfをかけて得られたHD信号(HDf)の画素値をyf、基準HD信号(HDr)にフィルタgをかけて得られたHD信号(HDg)の画素値をygと定義する。また、基準HD信号(HDr)にフィルタf、gの線形和フィルタh=a f+b gをかけて得られ

たHD信号(HDh)の画素値をyhと定義する。yh=a×yf+b×ygとなり、yhを予測する係数whバーは、(15)式および(16)式で表すことができる。

【0064】

【数8】

$$\bar{w}_h = A^{-1} \begin{pmatrix} Y_{h1} \\ Y_{h2} \\ \vdots \\ Y_{hn} \end{pmatrix} = a \times A^{-1} \begin{pmatrix} Y_{f1} \\ Y_{f2} \\ \vdots \\ Y_{fn} \end{pmatrix} + b \times A^{-1} \begin{pmatrix} Y_{g1} \\ Y_{g2} \\ \vdots \\ Y_{gn} \end{pmatrix} \quad \cdots (15)$$

$$\bar{w}_h = a \times \bar{w}_f + b \times \bar{w}_g \quad \cdots (16)$$

【0065】これにより、新たにフィルタhをかけて得られたHD信号(HDh)を用いて学習した係数データwhバーを用いることなく、フィルタfをかけて得られたHD信号(HDf)で学習した係数データwfバーと、フィルタgをかけて得られたHD信号(HDg)で学習した係数データwgバーとを用いて、SD信号からHD信号(HDh)を創造できることがわかる。

【0066】例えば、図4Aに示すように、空間シフトフィルタを使用して、基準HD信号に対して左に2画素ずれたHD信号と、基準HD信号に対して左に1画素ずれたHD信号と、基準HD信号に対してずれないHD信号と、基準HD信号に対して右に1画素ずれたHD信

号と、基準HD信号に対して右に2画素ずれたHD信号とを得て、これらHD信号とSD信号との間で学習をし、5種類の係数データが得られているとする。

【0067】この場合、図4Bに示すように、これら5種類の係数データを種係数データとして使用することで、SD信号から、基準HD信号に対して水平5タップの任意線形和フィルタをかけて得られたHD信号と同様のHD信号を得ることができる。

【0068】図1に戻って、本実施の形態において、係数データ生成部132を構成する種係数メモリ133には、5種類の種係数データWL、W0、WR、WU、WDが予め格納されている。

【0069】図5に示すように、これら5種類の種係数データ W_L , W_0 , W_R , W_U , W_D は、空間シフトフィルタを使用して、基準HD信号に対して左に画素ずれたHD信号(HD_L)と、基準HD信号に対してずれないHD信号(HD_0)と、基準HD信号に対して右に1画素ずれたHD信号(HD_R)と、基準HD信号に対して上に1画素ずれたHD信号(HD_U)と、基準HD信号に対して下に1画素ずれたHD信号(HD_D)を得て、これら各HD信号とSD信号との間で、上述したように学習をすることで得られた推定式の係数データである。なお、この学習に使用されるSD信号は、例えば基準HD信号を間引き処理することで得られる。

【0070】なお、上述した5種類の種係数データのそれぞれは、クラスコードC.Lで表される全てのクラスの係数データからなっている。また、上述したように、5

$$W_m$$

$$= a_L \cdot W_L + a_0 \cdot W_0 + a_R \cdot W_R + a_U \cdot W_U + a_D \cdot W_D \quad \dots (17)$$

【0072】また、係数データ生成部132を構成する画質変換フィルタ発生器134は、システムコントローラ101より供給される、水平解像度を指定するパラメータ Q_h および垂直解像度を指定するパラメータ Q_v の値に対応して、上述した(17)式における係数 a_L , a_0 , a_R , a_U , a_D を発生する。

$$f(r) = (Q/k)^{1/2} \exp(-Q \cdot r^2) \quad \dots (18)$$

【0075】図6は、(18)式において、 Q を Q_1 , Q_2 , Q_3 ($Q_1 < Q_2 < Q_3$)に変化させたときのガウシアンフィルタの特性の変化を示している。この図より、 Q の値によって解像度が変化し、 Q の値が大きくなる程解像度が高くなることがわかる。

【0076】(18)式の Q の部分にパラメータ Q_h を入れることで、その Q_h の値に対応した水平方向の解像度を示すフィルタ特性が得られる。同様に(18)式の Q の部分にパラメータ Q_v を入れることで、その Q_v の値に対応した垂直方向の解像度を示すフィルタ特性が得られる。

【0077】画質変換フィルタ発生器134では、例えば、水平方向の解像度を示すフィルタ特性における中心画素位置のレスポンス値と垂直方向の解像度を示すフィルタ特性の中心画素位置のレスポンス値が一致するように一方のフィルタ特性を正規化した後に、水平方向の解像度を示すフィルタ特性における中心画素位置0、左に1画素ずれた位置 $d \cdot x_{-1}$ 、右に1画素ずれた位置 $d \cdot x_1$ 、および垂直方向の解像度を示すフィルタ特性における上に1画素ずれた位置 $d \cdot y_1$ 、下に1画素ずれた位置 $d \cdot y_{-1}$ のレスポンス値に比例して、係数 a_L , a_0 , a_R , a_U , a_D が決定される。この場合、係数 a_L , a_0 , a_R , a_U , a_D の総和が1となるようにされる。

【0078】例えば、水平方向の解像度を示すフィルタ特性が図7Aで表されると共に、垂直方向の解像度を示

す $25i$ 信号を $1050i$ 信号に変換する場合、奇数、偶数のそれぞれのフィールドにおいて、 $525i$ 信号の1画素に対応して $1050i$ 信号の4画素を得る必要がある。そのため、あるクラスの係数データは、さらに、奇数、偶数のそれぞれのフィールドにおける $1050i$ 信号を構成する 2×2 の単位画素ブロック内の4画素に対応した係数データからなっている。この 2×2 の単位画素ブロック内の4画素は、 $525i$ 信号の画素に対応して互いに異なる位相関係になっている。

【0071】また、係数データ生成部132を構成する係数合成回路135は、種係数メモリ133に格納されている5種類の種係数データ W_L , W_0 , W_R , W_U , W_D を使用し、(17)式により、係数データ W_m を算出する。すなわち、係数データ W_m は、種係数データ W_L , W_0 , W_R , W_U , W_D の線形和で求められる。

【0073】上述の画質変換フィルタ発生器134では、平滑化フィルタ、例えば(18)式で表されるガウシアンフィルタを使用して、係数 a_L , a_0 , a_R , a_U , a_D が決定される。

【0074】

【数9】

すフィルタ特性が図7Bで表される場合には、 $a_L = 0.3$, $a_0 = 0.4$, $a_R = 0.3$, $a_U = 0.0$, $a_D = 0.0$ と決定される。

【0079】このように、画質変換フィルタ発生器134で発生される係数 a_L , a_0 , a_R , a_U , a_D は、上述した係数合成回路135に供給される。これにより、係数合成回路135では、(17)式により、パラメータ Q_h , Q_v の値に対応した水平解像度、垂直解像度を得るための係数データ W_m が求められる。この場合、種係数メモリ133には、種係数データ W_L , W_0 , W_R , W_U , W_D がクラス毎に格納されているので、係数合成回路135では、クラス毎に、係数データ W_m が算出される。

【0080】ここで、図8を使用して、係数データ W_m の意義について説明する。図8において、HD画素データ y_0 に着目する。本来、種係数データ W_0 は、所定数の予測タップのデータ(SD画素データ)を用いて、このHD画素データ y_0 を演算するための推定式の係数データである。また、種係数データ W_L , W_R , W_U , W_D は、それぞれ同じ予測タップのデータを用いて、HD画素データ y_0 に対して、左に1画素ずれた位置のHD画素データ y_L 、右に1画素ずれた位置のHD画素データ y_R 、上に1画素ずれた位置のHD画素データ y_U 、下に1画素ずれた位置のHD画素データ y_D を演算するための係数データである。

【0081】上述したように、係数データ W_m は、種係

数データ W_L , W_0 , W_R , W_U , W_D の線形和で求められたものである。この係数データ W_m を用いて、HD画素データ y_0 を求めた場合、係数データ W_m に含まれる種係数データ W_L , W_R , W_U , W_D の成分の大きさに応じて、このHD画素データ y_0 に、上下左右の隣接画素のデータ成分が含まれたものとなる。したがって、パラメータ Q_h の値が小さくなる程、係数データ W_m に含まれる種係数データ W_L , W_R の成分が大きくなることから、水平方向の解像度は低下していく。同様に、パラメータ Q_v の値を小さくする程、係数データ W_m に含まれる種係数データ W_U , W_D の成分が大きくなることから、垂直方向の解像度が低下していく。

【0082】図1に戻って、また、画像信号処理部110は、第1のタップ選択回路121で選択的に取り出される予測タップのデータ（SD画素データ） x_i と、係数メモリ131より読み出される係数データ W_i とから、作成すべきHD信号の画素（注目画素）のデータ（HD画素データ） y を演算する推定予測演算回路127を有している。

【0083】上述したように、SD信号（525i信号）をHD信号（1050i信号）に変換する際には、SD信号の1画素に対してHD信号の4画素を得る必要があることから、この推定予測演算回路127では、HD信号を構成する 2×2 の単位画素ブロック毎に、HD画素データが生成される。

【0084】すなわち、この推定予測演算回路127には、第1のタップ選択回路121より単位画素ブロック内の4画素（注目画素）に対応した予測タップのデータ x_i と、係数メモリ131よりその単位画素ブロックを構成する4画素に対応した係数データ W_i とが供給され、単位画素ブロックを構成する4画素のデータ $y_1 \sim y_4$ は、それぞれ個別に、上述の（4）式の推定式で演算される。

【0085】また、画像信号処理部110は、推定予測演算回路127より順次出力される単位画素ブロックを構成する4画素のデータ $y_1 \sim y_4$ を、線順次化して1050i信号のフォーマットで出力する後処理回路129を有している。

【0086】次に、画像信号処理部110の動作を説明する。バッファメモリ109に記憶されているSD信号（525i信号）より、第2のタップ選択回路122で、作成すべきHD信号（1050i信号）を構成する単位画素ブロック内の4画素（注目画素）の周辺に位置する空間クラスタップのデータ（SD画素データ）が選択的に取り出される。この第2のタップ選択回路122で選択的に取り出される空間クラスタップのデータ（SD画素データ）は空間クラス検出回路124に供給される。この空間クラス検出回路124では、空間クラスタップのデータとしての各SD画素データに対してADR C処理が施されて空間クラス（主に空間内の波形表現の

ためのクラス分類）のクラス情報としての再量子化コード q_i が得られる（（1）式参照）。

【0087】また、バッファメモリ109に記憶されているSD信号（525i信号）より、第3のタップ選択回路123で、作成すべきHD信号（1050i信号）を構成する単位画素ブロック内の4画素（注目画素）の周辺に位置する動きクラスタップのデータ（SD画素データ）が選択的に取り出される。この第3のタップ選択回路123で選択的に取り出される動きクラスタップのデータ（SD画素データ）は動きクラス検出回路125に供給される。この動きクラス検出回路125では、動きクラスタップのデータとしての各SD画素データより動きクラス（主に動きの程度を表すためのクラス分類）のクラス情報MVが得られる。

【0088】この動き情報MVと上述した再量子化コード q_i はクラス合成回路126に供給される。このクラス合成回路126では、これら動き情報MVと再量子化コード q_i とから、作成すべきHD信号（1050i信号）を構成する単位画素ブロック毎にその単位画素ブロック内の4画素（注目画素）が属するクラスを示すクラスコードCLが得られる（（3）式参照）。そして、このクラスコードCLは、係数メモリ131に読み出しアドレス情報として供給される。

【0089】係数メモリ131には、垂直ブランキング期間毎に、係数データ生成部132で生成され、ユーザによって調整されたパラメータ Q_h , Q_v の値に対応した係数データ W_m が格納される。なお、係数データ生成部132では、クラスコードCLで表される全てのクラスの係数データ W_m が生成される。この場合、あるクラスの係数データ W_m として、さらに、奇数、偶数のそれぞれのフィールドにおける1050i信号を構成する 2×2 の単位画素ブロック内の4画素に対応した係数データが生成される。このように各係数データ W_m を生成するために種係数データは、上述したように種係数メモリ133に予め格納されている。

【0090】この係数メモリ131に上述したようにクラスコードCLが読み出しアドレス情報として供給されることで、この係数メモリ131からクラスコードCLに対応した係数データ W_i が読み出されて推定予測演算回路127に供給される。

【0091】また、第1のタップ選択回路121では、バッファメモリ109に記憶されているSD信号（525i信号）より、作成すべきHD信号（1050i信号）を構成する単位画素ブロック内の4画素（注目画素）の周辺に位置する予測タップのデータ（SD画素データ）が選択的に取り出される。この第1のタップ選択回路121で選択的に取り出される予測タップのデータ（SD画素データ） x_i は推定予測演算回路127に供給される。

【0092】推定予測演算回路127では、予測タップ

のデータ（SD画素データ） x_i と、係数メモリ131より読み出される4画素分の係数データ W_i とから、作成すべきHD信号を構成する単位画素ブロック内の4画素（注目画素）のデータ $y_1 \sim y_4$ がそれぞれ個別に演算される（（4）式参照）。そして、この推定予測演算回路127より順次出力される4画素のデータ $y_1 \sim y_4$ は、後処理回路129に供給される。この後処理回路129は、推定予測演算回路127より順次出力される4画素のデータ $y_1 \sim y_4$ を線順次化し、1050i信号のフォーマットで出力する。つまり、この後処理回路129からは、HD信号としての1050i信号が出力される。

【0093】上述したように、画像信号処理部110の係数データ生成部132では、種係数メモリ133に格納されている種係数データを用いて、パラメータ Q_h 、 Q_v の値に対応した係数データ W_m が生成され、これが係数メモリ131に格納される。そして、この係数メモリ131より、クラスコードCLに対応して読み出される係数データ W_i を用いて推定予測演算回路127でHD画素データ y が演算される。したがって、ユーザは、リモコン送信機200の操作によって、パラメータ Q_h 、 Q_v の値を変化させることで、HD信号によって得られる画像の水平および垂直の解像度を、種係数メモリ133に多くの種係数データを格納しておかなくても、連続的に調整することができる。

【0094】また、種係数メモリ133には空間シフトフィルタを用いて得られた複数のHD信号と固定のSD信号との間で学習してそれぞれ求められた係数データを種係数データとして格納しており、係数データ生成部132では、作成すべきHD信号に係るHD画素データを得るための係数データ W_m を、複数の種係数データの線形和で生成するものである。したがって、この係数データ W_m は、固定のSD信号と作成すべきHD信号との間で学習をして求められる係数データと同様のものとなり、作成すべきHD信号を精度よく創造できる。

【0095】なお、図1に示すテレビ受信機100においては、係数データ生成部132に5種類の種係数データ W_L 、 W_0 、 W_R 、 W_U 、 W_D を格納しておき、これらの種係数データの線形和で係数データ W_m を求めるようにしたものであるが、さらに多くの種係数データを使用して係数データ W_m を求めることもでき、係数データ W_m の精度を高めることができる。

【0096】また、図1に示すテレビ受信機100においては、空間シフトフィルタで画素ずらしされて得られた複数のHD信号と固定のSD信号との間で学習されて得られた係数データを種係数データとして種係数メモリ133に格納して使用したものであるが、係数データの線形性が成り立つ場合には、空間シフトフィルタで画素ずらしされて得られた複数のSD信号と固定のHD信号との間で学習されて得られた係数データ、あるいは複数の

のHD信号と複数のSD信号の各組み合わせで学習されて得られた係数データを、種係数メモリ133に格納して使用することもできる。

【0097】また、上述実施の形態においては、HD信号を生成する際の推定式として線形一次方程式を使用したものを挙げたが、これに限定されるものではなく、例えば推定式として高次方程式を使用するものであってもよい。

【0098】また、上述実施の形態においては、SD信号（525i信号）をHD信号（525p信号または1050i信号）に変換する例を示したが、この発明はそれに限定されるものでなく、推定式を使用して第1の画像信号を第2の画像信号に変換するその他の場合にも同様に適用できることは勿論である。

【0099】上述したように画像信号処理部110の種係数メモリ133に格納される種係数データ W_L 、 W_0 、 W_R 、 W_U 、 W_D は、図9に示す種係数データ生成装置150によって生成される。以下、この種係数データ生成装置150について説明する。

【0100】この種係数データ生成装置150は、基準HD信号（1050i信号）が入力される入力端子151Aと、この基準HD信号より教師信号としての複数のHD信号（図5の HD_L 、 HD_0 、 HD_R 、 HD_U 、 HD_D 参照）を得る空間シフトフィルタ152と、生徒信号としての固定のSD信号（525i信号）が入力される入力端子151Bとを有している。

【0101】空間シフトフィルタ152には、基準HD信号に対する水平、垂直の画素のずらし量を指定する制御信号 h 、 v が供給される。なお、固定のSD信号は、例えば基準HD信号に対して間引き処理を施して得られたものである。

【0102】また、種係数データ生成装置150は、入力端子151Bより出力されるSD信号（525i信号）より、HD信号（1050i信号）に係る注目画素の周辺に位置する複数のSD画素のデータを選択的に取り出して出力する第1～第3のタップ選択回路153～155を有している。これら第1～第3のタップ選択回路153～155は、上述した画像信号処理部110の第1～第3のタップ選択回路121～123と同様に構成される。

【0103】また、種係数データ生成装置150は、第2のタップ選択回路154で選択的に取り出される空間クラスタップのデータ（SD画素データ）のレベル分布パターンを検出し、このレベル分布パターンに基づいて空間クラスを検出し、そのクラス情報を出力する空間クラス検出回路157を有している。この空間クラス検出回路157は、上述した画像信号処理部110の空間クラス検出回路124と同様に構成される。この空間クラス検出回路157からは、空間クラスタップのデータとしての各SD画素データ毎の再量子化コード q_i が空間

クラスを示すクラス情報として出力される。

【0104】また、種係数データ生成装置150は、第3のタップ選択回路155で選択的に取り出される動きクラススタップのデータ（SD画素データ）より、主に動きの程度を表すための動きクラスを検出し、そのクラス情報MVを出力する動きクラス検出回路158を有している。この動きクラス検出回路158は、上述した画像信号処理部110の動きクラス検出回路125と同様に構成される。この動きクラス検出回路158では、第3のタップ選択回路155で選択的に取り出される動きクラススタップのデータ（SD画素データ）からフレーム間差分が算出され、さらにその差分の絶対値の平均値に対してしきい値処理が行われて動きの指標である動きクラスが検出される。

【0105】また、種係数データ生成装置150は、空間クラス検出回路157より出力される空間クラスのクラス情報としての再量子化コード q_i と、動きクラス検出回路158より出力される動きクラスのクラス情報MVに基づき、HD信号（1050i信号）に係る注目画素が属するクラスを示すクラスコードCLを得るためのクラス合成回路159を有している。このクラス合成回路159も、上述した画像信号処理部110のクラス合成回路126と同様に構成される。

【0106】また、種係数データ生成装置150は、空間シフトフィルタ152の出力HD信号から得られる注目画素データとしての各HD画素データ y と、この各HD画素データ y にそれぞれ対応して第1のタップ選択回路153で選択的に取り出される予測タップのデータ（SD画素データ） x_i と、各HD画素データ y にそれぞれ対応してクラス合成回路159より出力されるクラスコードCLとから、クラス毎に、 n 個の係数データ W_i を得るための正規方程式（（11）式参照）を生成する正規方程式生成部160を有している。

【0107】この場合、1個のHD画素データ y とそれに対応する n 個の予測タップ画素データとの組み合わせで上述した学習データが生成され、従って正規方程式生成部160では多くの学習データが登録された正規方程式が生成される。なお、図示せずとも、第1のタップ選択回路153の前段に時間合わせ用の遅延回路を配置することで、この第1のタップ選択回路153から正規方程式生成部160に供給されるSD画素データ x_i のタイミング合わせが行われる。

【0108】また、種係数データ生成装置150は、正規方程式生成部160でクラス毎に生成された正規方程式のデータが供給され、クラス毎に生成された正規方程式を解いて、各クラスの係数データ W_i を求める係数データ決定部161と、この求められた係数データ W_i を種係数データとして記憶する係数メモリ162とを有している。係数データ決定部161では、正規方程式が例えば掃き出し法などによって解かれて、係数データ W_i

が求められる。

【0109】図9に示す種係数データ生成装置150の動作を説明する。入力端子151Aには基準HD信号（1050i信号）が供給され、そしてこの基準HD信号に対して空間シフトフィルタ152で画素ずらしの処理が行われて、教師信号としてのHD信号が生成される。この場合、空間シフトフィルタ152には、基準HD信号に対する水平、垂直の画素のずらし量を指定する制御信号 h 、 v が供給され、水平や垂直の画素ずらし量が段階的に変化した複数のHD信号が順次生成されていく。

【0110】また、入力端子151Bには固定のSD信号（525i信号）が供給され、このSD信号より、第2のタップ選択回路154で、HD信号（1050i信号）に係る注目画素の周辺に位置する空間クラススタップのデータ（SD画素データ）が選択的に取り出される。この第2のタップ選択回路154で選択的に取り出される空間クラススタップのデータ（SD画素データ）は空間クラス検出回路157に供給される。この空間クラス検出回路157では、空間クラススタップのデータとしての各SD画素データに対してADRC処理が施されて空間クラス（主に空間内の波形表現のためのクラス分類）のクラス情報としての再量子化コード q_i が得られる（（1）式参照）。

【0111】また、入力端子151Bに入力されたSD信号より、第3のタップ選択回路155で、HD信号に係る注目画素の周辺に位置する動きクラススタップのデータ（SD画素データ）が選択的に取り出される。この第3のタップ選択回路155で選択的に取り出される動きクラススタップのデータ（SD画素データ）は動きクラス検出回路158に供給される。この動きクラス検出回路158では、動きクラススタップのデータとしての各SD画素データより動きクラス（主に動きの程度を表すためのクラス分類）のクラス情報MVが得られる。

【0112】この動き情報MVと上述した再量子化コード q_i はクラス合成回路159に供給される。このクラス合成回路159では、これら動き情報MVと再量子化コード q_i とから、HD信号（1050i信号）に係る注目画素が属するクラスを示すクラスコードCLが得られる（（3）式参照）。

【0113】また、入力端子151Bに入力されたSD信号より、第1のタップ選択回路153で、HD信号に係る注目画素の周辺に位置する予測タップのデータ（SD画素データ）が選択的に取り出される。そして、空間シフトフィルタ152より出力されるHD信号より得られる注目画素データとしての各HD画素データ y と、この各HD画素データ y にそれぞれ対応して第1のタップ選択回路121で選択的に取り出される予測タップのデータ（SD画素データ） x_i と、各HD画素データ y にそれぞれ対応してクラス合成回路159より出力される

クラスコードCLとから、正規方程式生成部160では、クラス毎に、 n 個の係数データ W_i を生成するための正規方程式が生成される。

【0114】そして、係数データ決定部161でその正規方程式が解かれ、各クラスの係数データ W_i が求められ、その係数データ W_i はクラス別にアドレス分割された係数メモリ162に種係数データとして記憶される。

【0115】このように、図9に示す種係数データ生成装置150においては、図1の画像信号処理部110の種係数メモリ133に種係数データとして格納される各クラスの係数データ W_i を生成できる。この場合、空間シフトフィルタ152より出力されるHD信号の画素ずらし量を制御信号 h 、 v によって順次変化させることで、複数種類の種係数データ(図5の W_L 、 W_0 、 W_R 、 W_U 、 W_D 参照)を得ることができる。

【0116】次に、この発明の第2の実施の形態について説明する。図10は、第2の実施の形態としてのテレビ受信機100Aの構成を示している。このテレビ受信機100Aは、放送信号より525i信号を得、この525i信号をそれによる画像の一部を任意の倍率で拡大表示するための新たな525i信号に変換し、その525i信号による画像を表示するものである。この図10において、図1と対応する部分には同一符号を付し、その詳細説明は省略する。

【0117】テレビ受信機100Aは、マイクロコンピュータを備え、システム全体の動作を制御するためのシステムコントローラ101と、リモートコントロール信号を受信するリモコン信号受信回路102とを有している。リモコン信号受信回路102は、システムコントローラ101に接続され、リモコン送信機200よりユーザの操作に応じて出力されるリモートコントロール信号RMを受信し、その信号RMに対応する操作信号をシステムコントローラ101に供給するように構成されている。

【0118】また、テレビ受信機100Aは、受信アンテナ105と、この受信アンテナ105で捕らえられた放送信号(RF変調信号)が供給され、選局処理、中間周波増幅処理、検波処理等を行って525i信号を得るチューナ106と、このチューナ106より出力される525i信号を一時的に保存するためのバッファメモリ109とを有している。

【0119】また、テレビ受信機100Aは、バッファメモリ109に一時的に保存される525i信号を入力画像信号 V_{in} とし、その525i信号をそれによる画像の一部を任意の倍率で拡大表示するための新たな525i信号に変換して出力する画像信号処理部110Aと、この画像信号処理部110Aの出力画像信号 V_{out} による画像を表示するディスプレイ部111とを有している。

【0120】図1に示すテレビ受信機100Aの動作を

説明する。チューナ106より出力される525i信号は、バッファメモリ109に供給されて一時的に保存される。そして、このバッファメモリ109に一時的に記憶された525i信号は入力画像信号 V_{in} として画像信号処理部110Aに入力される。

【0121】この画像信号処理部110Aでは、入力画像信号 V_{in} としての525i信号が、それによる画像の一部を任意の倍率で拡大表示するための新たな525i信号に変換される。この画像信号処理部110Aより出力される出力画像信号 V_{out} はディスプレイ部111に供給され、このディスプレイ部111の画面上にはその出力画像信号 V_{out} による画像が表示される。

【0122】また、上述せずとも、ユーザは、リモコン送信機200の操作によって、表示画像の倍率を指定するパラメータ T の値を変化させて、画サイズを調整できる。この画サイズの調整状態では、ディスプレイ部111の画面上に、パラメータ T の値の表示が、数値または棒グラフ等をもって行われる。ユーザは、この表示を参照して、パラメータ T の値を変更できる。

【0123】このように画面上にパラメータ T の値を表示する際、システムコントローラ101は表示データをOSD回路112に供給する。OSD回路112は、その表示データに基づいて表示信号SCHを発生し、この表示信号SCHを合成器113を介してディスプレイ部111に供給することとなる。

【0124】次に、画像信号処理部110Aの詳細を説明する。この画像信号処理部110Aは、係数メモリ131に格納される係数データ W_m を生成する係数データ生成部132Aを有している。この係数データ生成部132Aは、種係数メモリ133と、位相計算回路136と、位相シフトフィルタ発生器137と、係数合成回路135とから構成されている。この係数データ生成部132Aにおける、係数データ W_m の生成処理は、例えば1フィールド毎に、垂直ブランキング期間に行われる。

【0125】種係数メモリ133には、図1の係数データ生成部132における種係数メモリ133と同様の5種類の種係数データ W_L 、 W_0 、 W_R 、 W_U 、 W_D と、さらに種係数データ W_{LU} 、 W_{RU} 、 W_{LD} 、 W_{RD} が予め格納されている。種係数データ W_{LU} は、基準HD信号に対して左および上にそれぞれ1画素ずれたHD信号とSD信号との間で学習をして得たものである。種係数データ W_{RU} は、基準HD信号に対して右および上にそれぞれ1画素ずれたHD信号とSD信号との間で学習をして得たものである。種係数データ W_{LD} は、基準HD信号に対して左および下にそれぞれ1画素ずれたHD信号とSD信号との間で学習をして得たものである。さらに、種係数データ W_{RD} は、基準HD信号に対して右および下にそれぞれ1画素ずれたHD信号とSD信号との間で学習をして得たものである。

【0126】ここで、入力画像信号 V_{in} と出力画像信号

Voutの画素数の対応関係について説明する。この対応関係は、表示画像の倍率によって変化する。例えば、表示画像の倍率が1.0倍、1.5倍、2.0倍であるときは、入力画像信号Vinの2×2の画素ブロックに対して、それぞれ出力画像信号Voutの2×2の単位画素ブロック、3×3の単位画素ブロック、4×4の単位画素ブロックが対応したものとなる。

【0127】このように、表示画像の倍率が1.0倍、1.5倍、2.0倍となると、入力画像信号Vinの2×2の画素ブロックに対応する出力画像信号Voutの単位画素ブロックの画素数が変化し、出力画像信号Voutの単位画素ブロックに含まれる各画素の入力画像信号Vinの画素に対する位相も変化する。

【0128】上述していないが、本実施の形態においては、表示画像の倍率を、1.0倍、1.5倍、2.0倍に変化させることができるものである（図14参照）。位相計算回路136では、表示画像の倍率を指定するパラメータTの値に対応して、出力画像信号Voutの単位画素ブロックに含まれる各画素の位相情報tx, tyが算出される。この位相計算回路136は、例えばROMテーブルで構成される。

【0129】上述したように、種係数メモリ133には、9種類の種係数データWL, W0, WR, WU, WD, WLU, WRU, WLD, WRDが予め格納されている。なお、

$$\begin{aligned} W_m = & a_{-1,1} \cdot W_{-1,1} + a_{0,1} \cdot W_{0,1} + a_{1,1} \cdot W_{1,1} \\ & + a_{2,1} \cdot W_{2,1} + a_{-1,0} \cdot W_{-1,0} + a_{0,0} \cdot W_{0,0} \\ & + a_{1,0} \cdot W_{1,0} + a_{2,0} \cdot W_{2,0} + a_{-1,-1} \cdot W_{-1,-1} \\ & + a_{0,-1} \cdot W_{0,-1} + a_{1,-1} \cdot W_{1,-1} + a_{2,-1} \cdot W_{2,-1} \\ & + a_{-1,-2} \cdot W_{-1,-2} + a_{0,-2} \cdot W_{0,-2} + a_{1,-2} \cdot W_{1,-2} \\ & + a_{2,-2} \cdot W_{2,-2} \end{aligned}$$

【0133】このように位相計算回路136で算出される出力画像信号Voutの単位画素ブロックに含まれる各画素の位相情報tx, tyは、位相シフトフィルタ発生器137に供給される。この位相シフトフィルタ発生器137では、出力画像信号Voutの単位画素ブロックに含まれる各画素の位相情報tx, tyに対応して、上述した

$$f(x, y) = \frac{\sin((x - t_x)/K_x)}{(x - t_x)/K_x} \cdot \frac{\sin((y - t_y)/K_y)}{(y - t_y)/K_y}$$

【0136】この場合、ある画素に対応した係数a-1,1～a2,-2を決定する際には、その画素の位相情報tx, tyを(20)式に代入する。そして、(x, y) = (-1, 1)～(2, -2)の16の位置を中心とする単位領域(1×1)のレスポンス値の積分値に比例して、係数a-1,1～a2,-2が決定される。この場合、係数a

上述したように、各種係数データは、SD画素データの1画素に対応する2×2の単位画素ブロック内の4画素に対応した係数データからなっている。したがって、上述していないが、種係数メモリ133には、図11に示すように、入力画像信号Vin(525i信号)の2×2の画素ブロックに対応した、4×4=16個のHD画素データy-1,1～y2,-2を得るための係数データW-1,1～W2,-2を備えている。

【0130】上述した各画素の位相情報tx, tyは、それぞれHD画素y0,0を基準とする水平方向、垂直方向の位置である。例えば、表示倍率が1.5倍であるときは、図12に示すように、入力画像信号Vin(525i信号)の2×2の画素ブロックに対応して、3×3=9個の画素データd1～d9(「X」印で図示)を作成する必要がある。画素データd5の位相情報tx, tyは、図示のようにtx5, ty5となる。

【0131】また、係数合成回路135は、種係数メモリ133に格納されている16種類の種係数データW-1,1～W2,-2を使用し、(19)式により、係数データWmを算出する。すなわち、係数データWmは、種係数データW-1,1～W2,-2の線形和で求められる。このように係数合成回路135で求められる係数データは、係数メモリ131に供給されて格納される。

【0132】

... (19)

(19)式における係数a-1,1～a2,-2を発生する。

【0134】この位相シフトフィルタ発生器137では、例えば(20)式で表される二次元の位相シフトフィルタを使用して、係数a-1,1～a2,-2が決定される。

【0135】

【数10】

$$\frac{\sin((y - t_y)/K_y)}{(y - t_y)/K_y}$$

... (20)

-1,1～a2,-2の総和が1となるようにされる。

【0137】ここで、(21)式で表される一次元の位相シフトフィルタを使用して、係数の決定例を簡単に説明する。

【0138】

【数11】

$$f(x) = \frac{\sin((x-t)/K)}{(x-t)/K} \quad \dots (21)$$

【0139】この場合、位相情報 $t = t_1$ ($t_1 < 0$) であるとき、フィルタ特性は図13Aに示すようになり、中心画素位置0、左に1画素ずれた位置 d_{x-1} 、右に1画素ずれた位置 d_{x1} における係数 a_{-1} , a_0 , a_1 はそれぞれ0.2, 0.9, -0.1のように決定される。

またこの場合、位相情報 $t = t_2$ ($t_2 > 0$) であるとき、フィルタ特性は図13Bに示すようになり、中心画素位置0、左に1画素ずれた位置 d_{x-1} 、右に1画素ずれた位置 d_{x1} における係数 a_{-1} , a_0 , a_1 はそれぞれ-0.1, 0.8, 0.3のように決定される。

【0140】このように、位相シフトフィルタ発生器137で発生される、出力画像信号 V_{out} の単位画素ブロックに含まれる各画素の係数 $a_{-1,1} \sim a_{2,-2}$ は、上述した係数合成回路135に供給される。これにより、係数合成回路135では、(19)式により、パラメータ T で示される表示画像の倍率に対応した出力画像信号 V_{out} の単位画素ブロックに含まれる各画素のデータを得るための係数データ W_m が求められる。この場合、種係数メモリ133には、種係数データ $W_{-1,1} \sim W_{2,-2}$ がクラス毎に格納されているので、係数合成回路135では、クラス毎に、係数データ W_m が算出される。

【0141】係数データ生成部132Aでは、上述の係数データ W_m が各垂直ブランキング期間毎に形成され、係数メモリ131に格納される。図10の画像信号処理部110Aのその他は、図1の画像信号処理部110と同様に構成される。

【0142】次に、画像信号処理部110Aの動作を説明する。バッファメモリ109に記憶されている入力画像信号 V_{in} としての525i信号より、第2のタップ選択回路122で、作成すべき出力画像信号 V_{out} を構成する単位画素ブロック内の各画素（注目画素）の周辺に位置する空間クラスタップのデータ（画素データ）が選択的に取り出される。この第2のタップ選択回路122で選択的に取り出される空間クラスタップのデータは空間クラス検出回路124に供給される。この空間クラス検出回路124では、空間クラスタップのデータとしての各画素データに対してADRC処理が施されて空間クラス（主に空間内の波形表現のためのクラス分類）のクラス情報としての再量子化コード q_i が得られる（(1)式参照）。

【0143】また、バッファメモリ109に記憶されている入力画像信号 V_{in} としての525i信号より、第3のタップ選択回路123で、作成すべき出力画像信号 V_{out} を構成する単位画素ブロック内の各画素（注目画素）の周辺に位置する動きクラスタップのデータ（画素データ）が選択的に取り出される。この第3のタップ選択回路123で選択的に取り出される動きクラスタップ

のデータは動きクラス検出回路125に供給される。この動きクラス検出回路125では、動きクラスタップのデータとしての各画素データより動きクラス（主に動きの程度を表すためのクラス分類）のクラス情報 MV が得られる。

【0144】この動き情報 MV と上述した再量子化コード q_i はクラス合成回路126に供給される。このクラス合成回路126では、これら動き情報 MV と再量子化コード q_i とから、作成すべき出力画像信号 V_{out} を構成する単位画素ブロック毎にその単位画素ブロック内の各画素（注目画素）が属するクラスを示すクラスコード CL が順次得られる（(3)式参照）。そして、このクラスコード CL は、係数メモリ131に読み出しアドレス情報として供給される。

【0145】係数メモリ131には、垂直ブランキング期間毎に、パラメータ T で示される表示画像の倍率に対応した出力画像信号 V_{out} の単位画素ブロックに含まれる各画素のデータを得るための各クラスの係数データ W_m が、係数データ生成部132Aで生成されて格納される。

【0146】係数メモリ131に上述したようにクラスコード CL が読み出しアドレス情報として供給されることで、この係数メモリ131からクラスコード CL に対応した、出力画像信号 V_{out} の単位画素ブロックに含まれる各画素の係数データ W_i が読み出されて推定予測演算回路127に供給される。

【0147】また、バッファメモリ109に記憶されている入力画像信号 V_{in} としての525i信号より、第1のタップ選択回路121で、作成すべき出力画像信号 V_{out} を構成する単位画素ブロック内の各画素（注目画素）の周辺に位置する予測タップのデータ（画素データ）が選択的に取り出される。この第1のタップ選択回路121で選択的に取り出される予測タップのデータ x_i は推定予測演算回路127に供給される。

【0148】推定予測演算回路127では、予測タップのデータ x_i と、係数メモリ131より読み出される係数データ W_i とから、出力画像信号 V_{out} を構成する単位画素ブロック内の各画素のデータ $y_1 \sim y_p$ (p は単位画像ブロック内の画素数) がそれぞれ個別に演算される（(4)式参照）。そして、この推定予測演算回路127より順次出力される出力画像信号 V_{out} を構成する単位画素ブロック内の各画素のデータ $y_1 \sim y_p$ は後処理回路129に供給される。この後処理回路129では、データ $y_1 \sim y_p$ が525i信号のフォーマットで出力され、出力画像信号 V_{out} として525i信号が出力される。

【0149】上述したように、画像信号処理部110A

の係数データ生成部132Aでは、種係数メモリ133に格納されている種係数データを用いて、パラメータTで示される表示画像の倍率に対応した出力画像信号Voutの単位画素ブロックに含まれる各画素のデータを得るための各クラスの係数データWmが生成され、これが係数メモリ131に格納される。そして、この係数メモリ131より、クラスコードCLに対応して読み出される係数データWiを用いて推定予測演算回路127で、出力画像信号Voutを構成する単位画素ブロック内の各画素のデータy1~ypが演算される。したがって、ユーザは、リモコン送信機200の操作によって、パラメータTの値を変化させることで、表示画像の倍率を、種係数メモリ133に多くの種係数データを格納しておかなくても、図14に示すように、1.0倍、1.5倍または2.0倍に変更することができる。

【0150】また、種係数メモリ133には空間シフトフィルタを用いて得られた複数のHD信号と固定のSD信号との間で学習してそれぞれ求められた係数データを種係数データとして格納しており、係数データ生成部132Aでは、パラメータTで示される表示画像の倍率に対応した出力画像信号Voutの単位画素ブロックに含まれる各画素のデータを得るための係数データWmを複数の種係数データの線形和で生成するものである。したがって、この係数データWmは、固定のSD信号と出力画像信号Voutの単位画素ブロックに含まれる各画素の位相と対応するように画素をずらしたHD信号との間で学習をして求められる係数データと同様のものとなり、出力画像信号Voutを精度よく創造できる。

【0151】なお、図10に示すテレビ受信機100Aにおいては、説明を簡単にするために、表示画像の倍率を1.0倍、1.5倍または2.0倍に変更できるものを示したが、同様の構成によって、表示画像の倍率をさらに細かく変更可能なテレビ受信機を得ることができることは勿論である。

【0152】また、図10に示すテレビ受信機100Aにおいては、ユーザが表示画像の倍率を示すパラメータTを変更し得るものを示したが、水平方向や垂直方向の画素数の変化をユーザが指定できるようにすることも考えられる。その場合にも、表示画像の倍率を指定する場合と同様に、その指定に対応して、入力画像信号の所定の画素ブロックに対応する出力画像信号の単位画素ブロックが求められ、係数データ生成部132Aではその単位画素ブロック内に含まれる各画素のデータを得るための係数データWmが求められることとなる。

【0153】また、図10に示すテレビ受信機100Aにおいては、係数データ生成部132Aを構成する種係

$$q_i = [(k_i - \text{MIN} + 0.5) \cdot 2^P / \text{DR}] \quad \dots (22)$$

【0158】クラス検出回路255では、次に、上述したように得られる再量子化コードqiに基づき、(23)式によって、作成すべき出力音声信号Aoutを構成

数メモリ132Aに、空間シフトフィルタで画素ずらしされて得られた複数のHD信号と固定のSD信号との間で学習された係数データを種係数データとして格納して使用したものであるが、空間シフトフィルタで画素ずらしされて得られた複数のSD信号と固定のSD信号との間で学習された係数データを種係数メモリ133に格納して使用することもできる。その場合、位相計算回路136で算出される出力画像信号Voutの単位画素ブロックに含まれる各画素の位相情報tx、tyは、位置(0, 0)にあるSD画素を基準とする水平方向、垂直方向の位置で表されることとなる。

【0154】次に、この発明の第3の実施の形態について説明する。図15は、第3の実施の形態としての音声信号処理回路250の構成を示している。この音声信号処理回路250は、音声信号のサンプリング周波数を変換して出力するものである。

【0155】この音声信号処理回路250は、サンプリング周波数f1である入力音声信号Ainを入力する入力端子251と、この入力音声信号Ainを一時的に格納するバッファメモリ252と、このバッファメモリ252に記憶されている入力音声信号Ainより、出力音声信号Aoutを構成する単位データブロック内の各データ(注目データ)の周辺に位置する複数のデータを選択的に取り出して出力する第1のタップ選択回路253および第2のタップ選択回路254を有している。第1のタップ選択回路253は、予測に使用するデータを選択的に取り出すものである。第2のタップ選択回路254は、クラス分類に使用するデータを選択的に取り出すものである。

【0156】また、音声信号処理回路250は、第2のタップ選択回路254で選択的に取り出されるデータからレベル分布パターンを特徴量として検出し、このレベル分布パターンに基づいてクラスコードCLを発生するクラス検出回路255を有している。

【0157】このクラス検出回路255では、例えば、まず8ビットの各データを2ビットに圧縮するような演算が行われる。ここでは、ADRCによってデータ圧縮が行われる、この場合、各データの最大値をMAX、最小値をMIN、ダイナミックレンジをDR(=MAX-MIN+1)、再量子化ビット数をPとすると、各データkiに対して、(22)式の演算により、圧縮データとしての再量子化コードqiが得られる。ただし、(22)式において、[]は切り捨て処理を意味している。第2のタップ選択回路254で選択されたデータの個数がNaであるとき、i=1~Naである。

する単位データブロック内の各データ(注目データ)が属するクラスを示すクラスコードCLが演算される。

【0159】

【数12】

$$CL = \sum_{i=1}^{Na} q_i (2^P)^i \quad \dots (22)$$

【0160】また、音声信号処理回路250は、係数メモリ260を有している。この係数メモリ260は、後述する推定予測演算回路256で使用する推定式の係数データを格納するものである。この係数データは、入力音声信号Ainを出力音声信号Aoutに変換するための情報である。係数メモリ260には、上述したクラス検出回路255より出力されるクラスコードCLが読み出しアドレス情報として供給される。この係数メモリ260からはクラスコードCLに対応した係数データWiが読み出され、推定予測演算回路256に供給されることになる。

【0161】また、音声信号処理回路250は、上述した係数メモリ260に格納される係数データWmを生成する係数データ生成部261を有している。この係数データ生成部261は、図10の画像信号処理部110Aにおける係数データ生成部132Aと同様に、種係数メモリ262と、位相計算回路264と、位相シフトフィルタ発生器265と、係数合成回路263とから構成されている。この係数データ生成部261における、係数

$$Wm = a_{-2} \cdot W_{-2} + a_{-1} \cdot W_{-1} + a_0 \cdot W_0 + a_1 \cdot W_1 + a_2 \cdot W_2 \quad \dots (24)$$

【0164】位相計算回路264では、出力音声信号Aoutのサンプリング周波数を指定するパラメータSFの値に対応して、出力音声信号Aoutの単位データブロックに含まれる各データの位相情報txが算出される。例えば、出力音声信号Aoutのサンプリング周波数f2が、入力音声信号Ainのサンプリング周波数f1の1.0倍、1.5倍、2.0倍であるときは、入力音声信号Ainの2データブロックに対して、それぞれ出力音声信号Aoutの2データブロック、3データブロック、4データブロックが対応したものとなる。各データの位相情報txは、それぞれ入力音声信号Ainの上述した基準データに対する時間方向のずれ情報である。

【0165】このように位相計算回路264で算出される出力音声信号Aoutの単位データブロックに含まれる各データの位相情報txは、位相シフトフィルタ発生器265に供給される。この位相シフトフィルタ発生器265では、出力音声信号Ainの単位データブロックに含まれる各データの位相情報txに対応して、上述した(24)式における係数a-2～a2を発生する。この位相シフトフィルタ発生器265では、例えば上述した(21)式で表される一次元の位相シフトフィルタを使用して、係数a-2～a2が決定される。係数の決定方法は、図10の係数データ生成部132Aの部分で説明したと同様である。

【0166】このように、位相シフトフィルタ発生器2

データWmの生成処理は、例えば出力音声信号Aoutのサンプリング周波数を指定するパラメータSFの値が変更されたときに行われる。

【0162】種係数メモリ262には、例えば入力音声信号Ainに対応した生徒信号と、この生徒信号に対してデータ位置が同じあるいは前後に所定個数分ずらされた複数の教師信号との間でそれぞれ学習して得られた複数の係数データが種係数データとして予め格納されている。

【0163】また、係数合成回路135は、種係数メモリ262に格納されている複数の種係数データ、例えばW-2、W-1、W0、W1、W2を使用し、(24)式により、係数データWmを算出する。すなわち、係数データWmは、種係数データW-2、W-1、W0、W1、W2の線形和で求められる。ここで、種係数データW-2、W-1、W0、W1、W2は、それぞれ入力音声信号Ainの各データに対して、2データ前、1データ前、基準データ、1データ後、2データ後のデータを得るための係数データである。

65で発生される、出力音声信号Ainの単位データブロックに含まれる各データの係数a-2～a2は、上述した係数合成回路263に供給される。これにより、係数合成回路263では、(24)式により、出力音声信号Aoutの単位データブロック内の各データを得るための係数データWmが求められる。この場合、種係数メモリ262には、種係数データW-2～W2がクラス毎に格納されているので、係数合成回路265では、クラス毎に、係数データWmが算出される。

【0167】また、音声信号処理回路250は、第1のタップ選択回路253で選択的に取り出されるデータxiと、係数メモリ260より読み出される係数データWiとから、出力音声信号Aoutを構成する単位データブロック内の各データを演算する推定予測演算回路256を有している。この推定予測演算回路256では、出力音声信号Aoutを構成するデータが単位データブロック毎に生成される。すなわち、この推定予測演算回路256には、第1のタップ選択回路253より単位画素ブロック内の各データ(注目データ)に対応したデータxiと、係数メモリ260よりその単位データブロックを構成する各データに対応した係数データWiとが供給され、単位データブロックを構成する各データyi～ypは、それぞれ個別に、上述の(4)式の推定式で演算される。

【0168】また、音声信号処理回路250は、推定予

測演算回路256より順次出力される単位データブロック内のデータ $y_1 \sim y_p$ を、パラメータSFで指定されるサンプリング周波数 f_2 で出力する後処理回路257と、この後処理回路257より出力される出力音声信号Aoutを出力する出力端子258とを有している。

【0169】次に、音声処理回路250の動作を説明する。バッファメモリ252に記憶されている入力音声信号Ainより、第2のタップ選択回路254で、作成すべき出力音声信号Aoutを構成する単位データブロック内の各データ（注目データ）の周辺に位置するデータが選択的に取り出される。この第2のタップ選択回路254で選択的に取り出されるクラス検出回路255に供給される。このクラス検出回路255では、第2のタップ選択回路254で取り出される各データに対してADRC処理が施されてレベル分布パターンを示す再量子化コード q_i が得られる。さらに、このクラス検出回路255では、再量子化コード q_i に基づき、作成すべき出力音声信号Aoutを構成する単位データブロック内の各データ（注目データ）が属するクラスを示すクラスコードCLが演算される。このクラスコードCLは、係数メモリ260に読み出しアドレス情報として供給される。

【0170】係数メモリ260には、パラメータSFで指定されたサンプリング周波数 f_2 を持つ出力音声信号Aoutの単位データブロックに含まれる各データを得るための各クラスの係数データ W_m が、係数データ生成部261で生成されて格納される。この係数データ W_m の生成は、例えばパラメータSFの変更がある毎に行われる。

【0171】係数メモリ260に上述したようにクラスコードCLが読み出しアドレス情報として供給されることで、この係数メモリ260からクラスコードCLに対応した、出力音声信号Aoutの単位データブロックに含まれる各データに係る係数データ W_i が読み出されて推定予測演算回路256に供給される。

【0172】また、バッファメモリ252に記憶されている入力音声信号Ainより、第1のタップ選択回路253で、作成すべき出力音声信号Aoutを構成する単位データブロック内の各データ（注目データ）の周辺に位置するデータが選択的に取り出される。この第1のタップ選択回路253で選択的に取り出されるデータ x_i は推定予測演算回路256に供給される。

【0173】推定予測演算回路256では、データ x_i と、係数メモリ260より読み出される係数データ W_i とから、出力音声信号Aoutを構成する単位データブロック内の各データ $y_1 \sim y_p$ （ p は単位データブロック内のデータ数）がそれぞれ個別に演算される。そして、この推定予測演算回路256より順次出力される出力音声信号Aoutを構成する単位データブロック内の各データ $y_1 \sim y_p$ は後処理回路257に供給される。この後処理回路257では、データ $y_1 \sim y_p$ がパラメータSFで指

定されるサンプリング周波数 f_2 で出力され、出力端子258にはサンプリング周波数 f_2 の出力音声信号Aoutが出力される。

【0174】上述したように、係数データ生成部261では、種係数メモリ262に格納されている種係数データを用いて、パラメータSFで指定されたサンプリング周波数 f_2 を持つ出力音声信号Aoutの単位データブロックに含まれる各データを得るための各クラスの係数データ W_m が生成され、これが係数メモリ260に格納される。そして、この係数メモリ260より、クラスコードCLに対応して読み出される係数データ W_i を用いて推定予測演算回路256で、出力音声信号Aoutを構成する単位データブロック内の各データ $y_1 \sim y_p$ が演算される。したがって、ユーザは、パラメータSFの値を変化させることで、出力音声信号Aoutのサンプリング周波数 f_2 を、種係数メモリ262に多くの種係数データを格納しておかなくても、任意に変更することができる。

【0175】また、種係数メモリ262には入力音声信号Ainに対応した生徒信号と、この生徒信号を前後に所定データ分ずらした複数の教師信号との間で学習してそれぞれ求められた係数データを種係数データとして格納しており、係数データ生成部261では、パラメータSFで指定されたサンプリング周波数 f_2 を持つ出力音声信号Aoutの単位データブロックに含まれる各データを得るための各クラスの係数データ W_m を複数の種係数データの線形和で生成するものである。したがって、この係数データ W_m は、生徒信号とこの生徒信号を出力音声信号Aoutの単位データブロックに含まれる各データの位相と対応するようにずらした教師信号との間で学習をして求められる係数データと同様のものとなり、出力音声信号Aoutを精度よく創造できる。

【0176】なお、上述した図1の画像信号処理部110における処理を、例えば図16に示すような画像信号処理装置300によって、ソフトウェアで実現することも可能である。

【0177】まず、図16に示す画像信号処理装置300について説明する。この画像信号処理装置300は、装置全体の動作を制御するCPU301と、このCPU301の動作プログラムや種係数データ等が格納されたROM (read only memory) 302と、CPU301の作業領域を構成するRAM (random access memory) 303とを有している。これらCPU301、ROM302およびRAM303は、それぞれバス304に接続されている。

【0178】また、画像信号処理装置300は、外部記憶装置としてのハードディスクドライブ (HDD) 305と、フロッピー（登録商標）ディスク306をドライブするフロッピーディスクドライブ (FDD) 307とを有している。これらドライブ305、307は、それ

ぞれバス304に接続されている。

【0179】また、画像信号処理装置300は、インターネット等の通信網400に有線または無線で接続する通信部308を有している。この通信部308は、インタフェース309を介してバス304に接続されている。

【0180】また、画像信号処理装置300は、ユーザインタフェース部を備えている。このユーザインタフェース部は、リモコン送信機200からのリモコン信号RMを受信するリモコン信号受信回路310と、LCD (liquid crystal display) 等からなるディスプレイ311とを有している。受信回路310はインタフェース312を介してバス304に接続され、同様にディスプレイ311はインタフェース313を介してバス304に接続されている。

【0181】また、画像信号処理装置300は、SD信号を入力するための入力端子314と、HD信号を出力するための出力端子315とを有している。入力端子314はインタフェース316を介してバス304に接続され、同様に出力端子315はインタフェース317を介してバス304に接続される。

【0182】ここで、上述したようにROM302に処理プログラムや種係数データ等を予め格納しておく代わりに、例えばインターネットなどの通信網400より通信部308を介してダウンロードし、ハードディスクやRAM303に蓄積して使用することもできる。また、これら処理プログラムや種係数データ等をフロッピーディスク306で提供するようにしてもよい。

【0183】また、処理すべきSD信号を入力端子314より入力する代わりに、予めハードディスクに記録しておき、あるいはインターネットなどの通信網400より通信部308を介してダウンロードしてもよい。また、処理後のHD信号を出力端子315に出力する代わりに、あるいはそれと並行してディスプレイ311に供給して画像表示をしたり、さらにはハードディスクに格納したり、通信部308を介してインターネットなどの通信網400に送出するようにしてもよい。

【0184】図17のフローチャートを参照して、図16に示す画像信号処理装置300における、SD信号よりHD信号を得るため処理手順を説明する。まず、ステップST1で、処理を開始し、ステップST2で、SD画素データをフレーム単位またはフィールド単位で入力する。このSD画素データが入力端子314より入力される場合には、このSD画素データをRAM303に一時的に格納する。また、このSD画素データがハードディスクに記録されている場合には、ハードディスクドライブ307でこのSD画素データを読み出し、RAM303に一時的に格納する。そして、ステップST3で、入力SD画素データの全フレームまたは全フィールドの処理が終わっているか否かを判定する。処理が終わって

いるときは、ステップST4で、処理を終了する。一方、処理が終わっていないときは、ステップST5に進む。

【0185】このステップST5では、ユーザがリモコン送信機200を操作して入力したパラメータQh、Qvの値を例えばRAM303より読み込む。そして、ステップST6で、種係数データを使用して、読み込んだパラメータQh、Qvの値に対応した水平解像度、垂直解像度を得るための、各クラスの推定式(4)式参照)の係数データWmを生成する(図1の係数データ生成部132における処理に対応)。

【0186】次に、ステップST7で、ステップST2で入力されたSD画素データより、生成すべき各HD画素データに対応して、クラスタップおよび予測タップの画素データを取得する。そして、ステップST8で、入力されたSD画素データの全領域においてHD画素データを得る処理が終了したか否かを判定する。終了しているときは、ステップST2に戻り、次のフレームまたはフィールドのSD画素データの入力処理に移る。一方、処理が終了していないときは、ステップST9に進む。

【0187】このステップST9では、ステップST7で取得されたクラスタップのSD画素データからクラスコードCLを生成する。そして、ステップST10で、そのクラスコードCLに対応した係数データと予測タップのSD画素データを使用して、推定式により、HD画素データを生成し、その後にステップST7に戻って、上述したと同様の処理を繰り返す。

【0188】このように、図17に示すフローチャートに沿って処理をすることで、入力されたSD信号を構成するSD画素データを処理して、HD信号を構成するHD画素データを得ることができる。上述したように、このように処理して得られたHD信号は出力端子315に出力されたり、ディスプレイ311に供給されてそれによる画像が表示されたり、さらにはハードディスクドライブ305に供給されてハードディスクに記録されたりする。また、上述した図10の画像信号処理部110Aにおける処理を、図16に示すような画像信号処理装置300によって、ソフトウェアで実現することも可能である。

【0189】図18のフローチャートを参照して、図16に示す画像信号処理装置300における、入力画像信号Vinより出力画像信号Voutを得るため処理手順を説明する。まず、ステップST11で、処理を開始し、ステップST12で、入力画像信号Vinをフレーム単位またはフィールド単位で入力する。この入力画像信号Vinが入力端子314より入力される場合には、この入力画像信号Vinを構成する画素データをRAM303に一時的に格納する。また、この入力画像信号Vinがハードディスクに記録されている場合には、ハードディスクドライブ307でこの入力画像信号Vinを読み出し、この

入力画像信号Vinを構成する画素データをRAM303に一時的に格納する。そして、ステップST13で、入力画像信号Vinの全フレームまたは全フィールドの処理が終わっているか否かを判定する。処理が終わっているときは、ステップST14で、処理を終了する。一方、処理が終わっていないときは、ステップST15に進む。

【0190】このステップST15では、ユーザがリモコン送信機200を操作して入力したパラメータTの値で示される表示画像の倍率に対応した出力画像信号Voutの単位画素ブロックに含まれる各画素の位相情報 t_x 、 t_y を発生する。そして、ステップST16で、単位画素ブロック内の各画素の位相情報 t_x 、 t_y および各クラスの種係数データを使用して、パラメータTで示される表示画像の倍率に対応した出力画像信号Voutの単位画素ブロックに含まれる各画素のデータを得るための、各クラスの推定式（（4）式参照）の係数データWmを生成する（図10の係数データ生成部132Aにおける処理に対応）。

【0191】次に、ステップST17で、ステップST12で入力された入力画像信号Vinの画素データより、生成すべき出力画像信号Voutを構成する単位画素ブロック内の画素データに対応して、クラスタップおよび予測タップの画素データを取得する。そして、ステップST18で、入力された入力画像信号Vinの画素データの全領域において出力画像信号Voutの画素データを得る処理が終了したか否かを判定する。終了しているときは、ステップST12に戻り、次のフレームまたはフィールドの入力画像信号Vinの入力処理に移る。一方、処理が終了していないときは、ステップST19に進む。

【0192】このステップST19では、ステップST17で取得されたクラスタップの画素データからクラスコードCLを生成する。そして、ステップST20で、そのクラスコードCLに対応した係数データと予測タップのSD画素データを使用して、推定式により、出力画像信号Voutを構成する単位画素ブロック内の各画素のデータを生成し、その後にステップST17に戻って、上述したと同様の処理を繰り返す。

【0193】このように、図18に示すフローチャートに沿って処理をすることで、入力された入力画像信号Vinの画素データを処理して、出力画像信号Voutの画素データを得ることができる。上述したように、このように処理して得られた出力画像信号Voutは出力端子315に出力されたり、ディスプレイ311に供給されてそれによる画像が表示されたり、さらにはハードディスクドライブ305に供給されてハードディスクに記録されたりする。

【0194】また、上述した図15の音声信号処理回路250における処理も、図16に示す画像信号処理装置300と同様に構成される処理装置によって、ソフトウ

ェアで実現することも可能である。この音声信号処理の流れは、上述した図18の処理にほぼ対応したものとなる。

【0195】この場合、ステップST12では入力音声信号Ainが入力され、ステップST15ではユーザがリモコン送信機200を操作して入力したパラメータSFの値で指定されたサンプリング周波数f2を持つ出力音声信号Aoutの単位データブロックに含まれる各データの位相情報 t_x を発生する。そして、ステップST16では単位データブロック内の各データの位相情報 t_x および各クラスの種係数データを使用して、パラメータSFの値で指定されたサンプリング周波数f2を持つ出力音声信号Aoutの単位データブロックに含まれる各データを得るための、各クラスの推定式（（4）式参照）の係数データWmを生成する（図15の係数データ生成部261における処理に対応）。また、ステップST20では、クラスコードCLに対応した係数データと単位データブロック内の各データ（注目データ）の周辺に位置する入力音声信号Ainのデータを使用して、推定式により、出力音声信号Aoutを構成する単位データブロック内の各データを生成する。また、処理装置の図示は省略するが、図9の種係数データ生成装置150における処理も、ソフトウェアで実現可能である。

【0196】図19のフローチャートを参照して、種係数データを生成するための処理手順を説明する。まず、ステップST81で、処理を開始し、ステップST82で、画素ずらし処理された複数のHD信号から一つのHD信号を選択する。そして、ステップST83で、全てのHD信号に対する種係数データの算出処理が終了したか否かを判定する。終了していないときは、ステップST84に進む。

【0197】このステップST84では、ステップST82で選択されたHD信号に係るHD画素データをフレーム単位またはフィールド単位で入力する。そして、ステップST85で、全てのHD画素データについて処理が終了したか否かを判定する。終了していないときは、ステップST87に進む。

【0198】ステップST87では、固定のSD信号に係るSD画素データより、ステップST84で入力された各HD画素データに対応して、クラスタップおよび予測タップの画素データを取得する。そして、ステップST88で、固定のSD信号に係るSD画素データの全領域において学習処理を終了しているか否かを判定する。学習処理を終了しているときは、ステップST84に戻って、次のHD画素データの入力を行って、上述したと同様の処理を繰り返し、一方、学習処理を終了していないときは、ステップST89に進む。

【0199】このステップST89では、ステップST87で取得されたクラスタップのSD画素データからクラスコードCLを生成する。そして、ステップST90

で、係数データを得るための正規方程式（（11）式参照）を生成する。その後、ステップST87に戻る。

【0200】上述したステップST85で、全てのHD画素データについて処理が終了したときは、ステップST91で、ステップST90で生成された正規方程式を掃き出し法などで解いて、各クラスの係数データを算出する。その後、ステップST82に戻って、次のHD信号を選択して、上述したと同様の処理を繰り返し、次のHD信号に対応した、各クラスの係数データを求める。

【0201】また、上述のステップST83で、全てのHD信号に対する係数データの算出処理が終了したときは、ステップST92で、全てのHD信号に対する各クラスの係数データを種係数データとしてメモリに保存し、その後、ステップST93で、処理を終了する。

【0202】このように、図19に示すフローチャートに沿って処理をすることで、図9に示す種係数データ生成装置150と同様の手法によって、空間シフトフィルタによって画素ずらしされた全てのHD信号に対する各クラスの係数データを得ることができる。なお、上述実施の形態においては、クラス分けをするものを示したが、この発明はクラス分けをしないものにも同様に適用できることは勿論である。

【0203】

【発明の効果】この発明によれば、第1の情報信号を第2の情報信号に変換する際に使用する推定式の係数データを、入力されたパラメータ値に対応させて、複数の種係数データの線形和で生成するものであり、入力されたパラメータ値に対応した第2の情報信号を得ることが可能となる。これにより、例えば画像の解像度、画像のサイズ、音声信号のサンプリング周波数等の調整を自由に言い得るようになる。

【0204】またこの発明によれば、入力情報信号と出力情報信号との関係を表した、生徒信号を線形変換した信号と教師信号を線形変換した信号との関係である変換関係に従って、所定数の生徒信号と所定数の教師信号の組み合わせのそれぞれに対応した生徒信号を教師信号に変換する際に用いられる推定式の係数データである複数の種係数データを用いた演算を行って、入力情報信号を上出力情報信号に変換する際に用いられる推定式の係数データを生成するものであり、入力情報信号を出力情報信号に変換する際に用いられる推定式の係数データとして、実際に生徒信号、教師信号を使用した学習で得たものと同様のものを得ることができる。

【図面の簡単な説明】

【図1】第1の実施の形態としてのテレビ受信機の構成を示すブロック図である。

【図2】教師信号と生徒信号の組み合わせを説明するための図である。

【図3】複数のHD信号を得るためのフィルタイメージ

を示す図である。

【図4】空間シフトフィルタからのフィルタ合成の説明のための図である。

【図5】種係数データの生成方法を説明するための図である。

【図6】Qの変化によるフィルタ特性の変化を示す図である。

【図7】係数の決定例を説明するための図である。

【図8】係数データ W_m の意義を説明するための図である。

【図9】種係数データ生成装置の構成を示すブロック図である。

【図10】第2の実施の形態としてのテレビ受信機の構成を示すブロック図である。

【図11】種係数メモリ内の係数データを説明するための図である。

【図12】位相情報 t_x 、 t_y を説明するための図である。

【図13】係数の決定例を説明するための図である。

【図14】表示画像のサイズを示す図である。

【図15】第3の実施の形態として音声信号処理回路の構成を示すブロック図である。

【図16】画像信号処理装置の構成を閉めずブロック図である。

【図17】画像信号処理の流れを示すフローチャートである。

【図18】画像信号処理の他の流れを示すフローチャートである。

【図19】種係数データ生成処理の流れを示すフローチャートである。

【図20】525i信号と1050i信号の画素位置関係を説明するための図である。

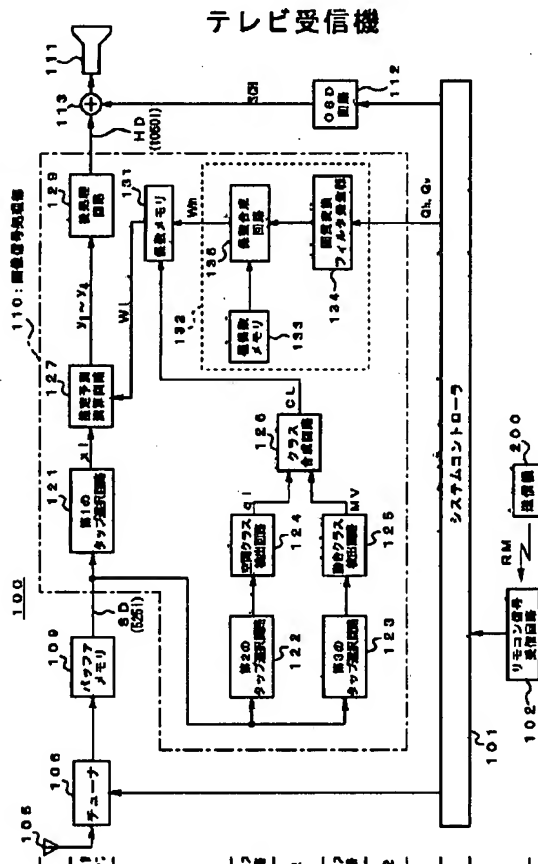
【符号の説明】

100、100A・・・テレビ受信機、101・・・システムコントローラ、102・・・リモコン信号受信回路、105・・・受信アンテナ、106・・・チューナ、110、110A・・・画像信号処理部、111・・・ディスプレイ部、121・・・第1のタップ選択回路、122・・・第2のタップ選択回路、123・・・第3のタップ選択回路、124・・・空間クラス検出回路、125・・・動きクラス検出回路、126・・・クラス合成回路、127・・・推定予測演算回路、129・・・後処理回路、131・・・係数メモリ、132、132A・・・係数データ生成部、133・・・種係数メモリ、134・・・画質変換フィルタ発生器、135・・・係数合成回路、136・・・位相計算回路、137・・・位相シフトフィルタ発生器、150・・・種係数データ生成装置、151A、151B・・・入力端子、152・・・空間シフトフィルタ、153・・・第1のタップ選択回路、154・・・第2のタップ選択回路

路、155・・・第3のタップ選択回路、157・・・空間クラス検出回路、158・・・動きクラス検出回路、159・・・クラス合成回路、160・・・正規方程式生成部、161・・・係数データ決定部、162・・・係数メモリ、200・・・リモコン送信機、250・・・音声信号処理回路、251・・・入力端子、253・・・第1のタップ回路、254・・・第2のタップ回路、255・・・クラス合成回路、256・・・推定予測演算回路、257・・・後処理回路、258・・・出力端子、260・・・係数メモリ、261・・・係数データ生成部、262・・・種係数メモリ、263・・・

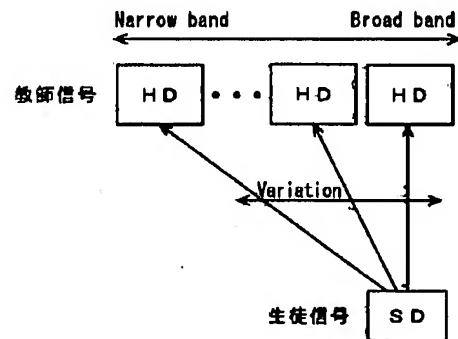
・係数合成回路、264・・・位相計算回路、265・・・位相シフトフィルタ発生器、300・・・画像信号処理装置、301・・・CPU、302・・・ROM、303・・・RAM、304・・・バス、305・・・ハードディスクドライブ、307・・・フロッピーディスクドライブ、308・・・通信部、309、312、313、316、317・・・インタフェース、310・・・リモコン信号受信回路、311・・・ディスプレイ、314・・・入力端子、315・・・出力端子、400・・・通信網

【図1】



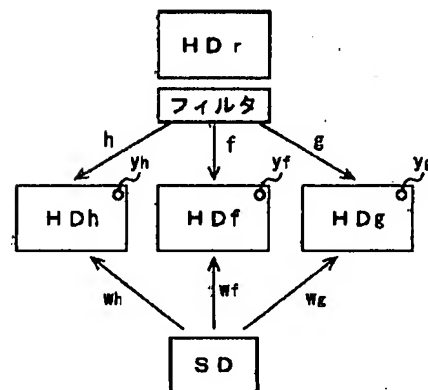
【図2】

教師信号と生徒信号の組み合わせ



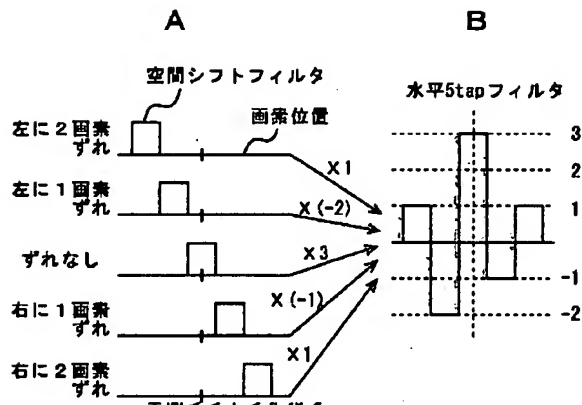
【図3】

フィルタイメージ



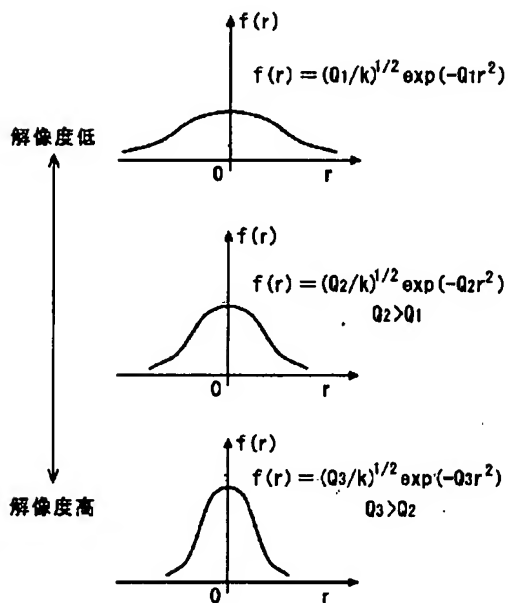
【図4】

空間シフトフィルタからのフィルタ合成



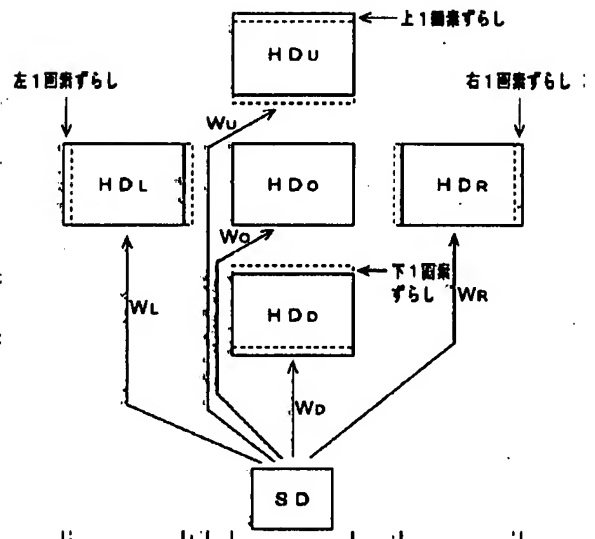
【図6】

Qの変化によるフィルタ特性の変化



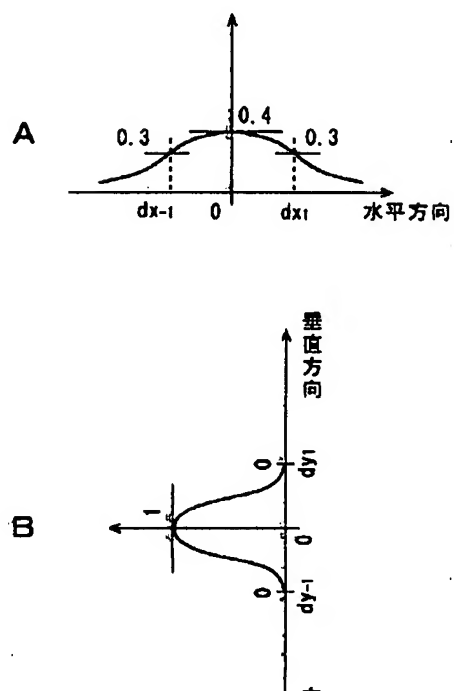
【图5】

種係数データの生成方法

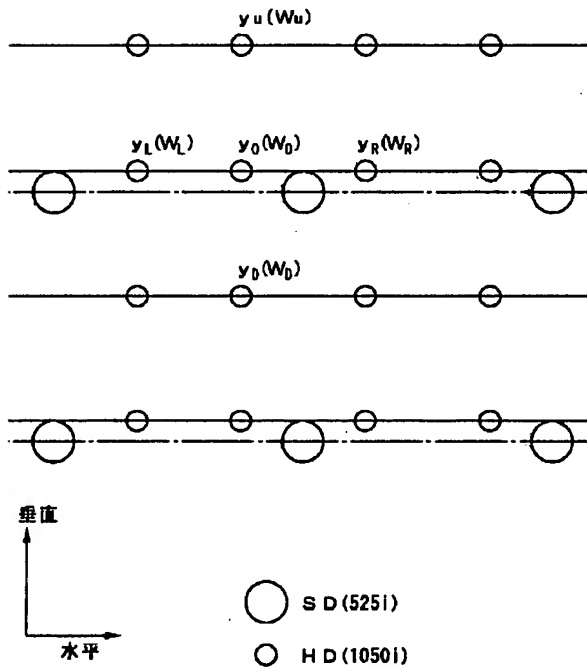


【图7】

係数の決定例

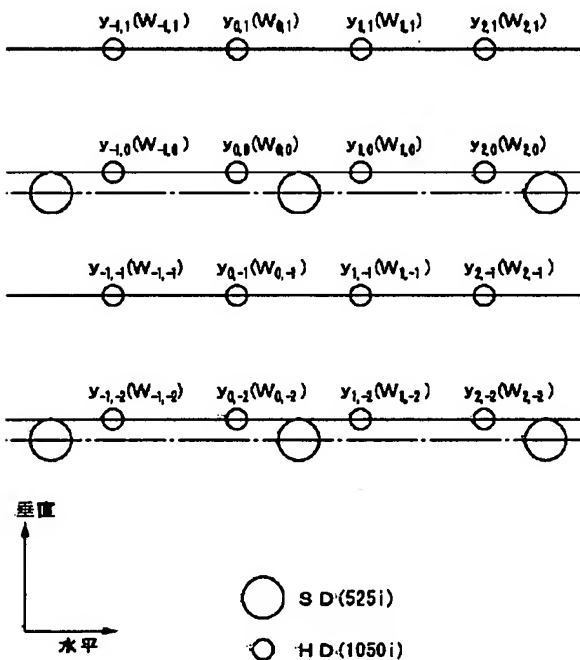


【図8】

係数データ W_m の意義

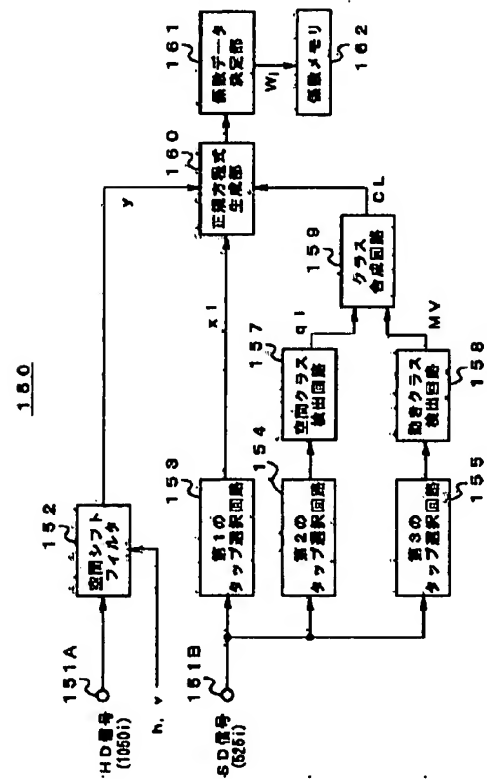
【図11】

種係数メモリ内の係数データ

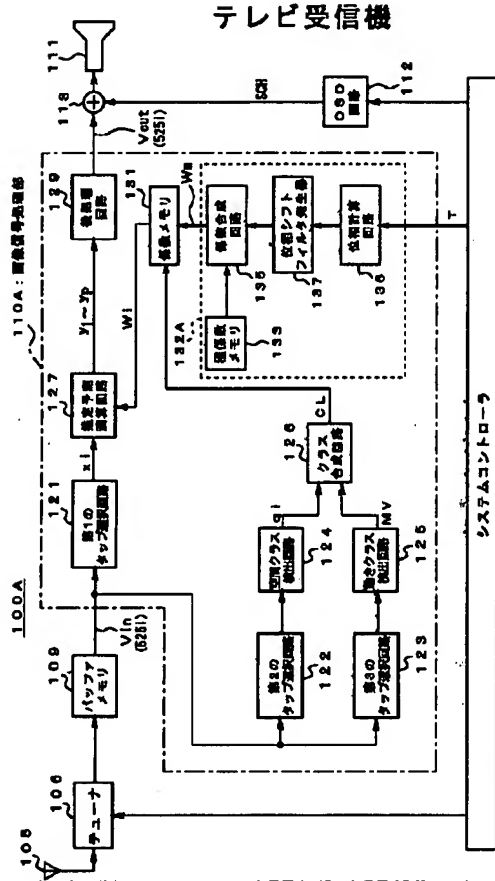


【図9】

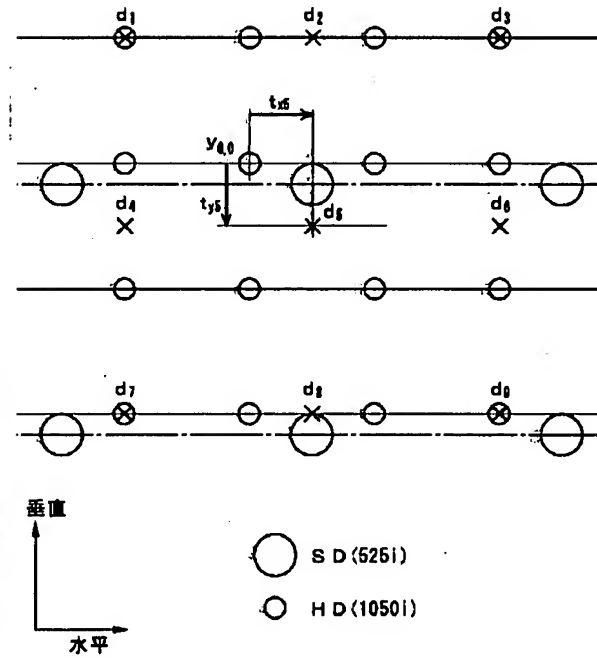
種係数データ生成装置



【図10】

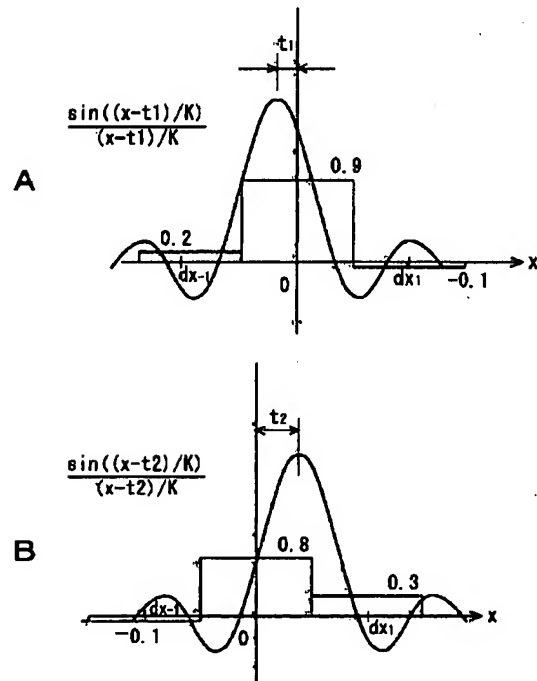


【図12】

位相情報 t_x, t_y 

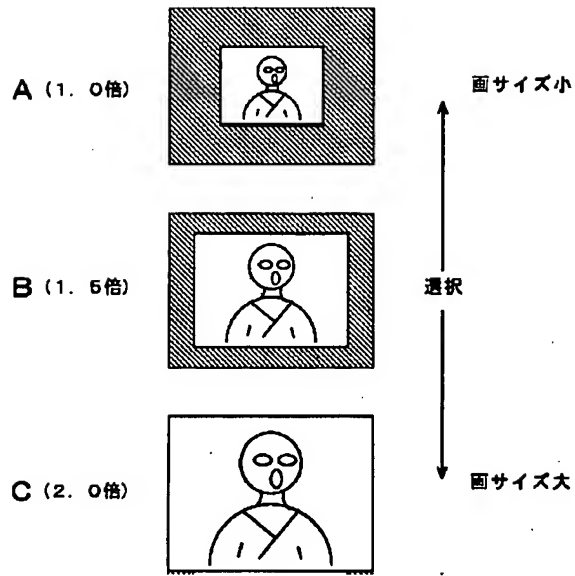
【図13】

係数の決定例



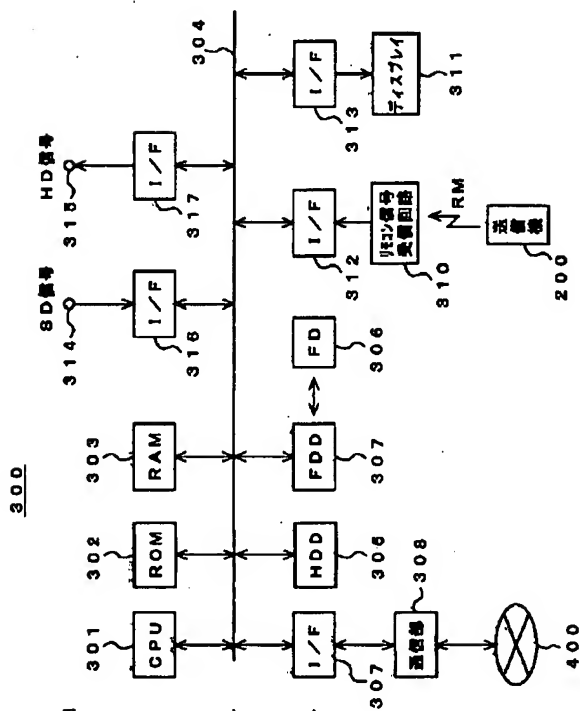
【図14】

表示画像のサイズ



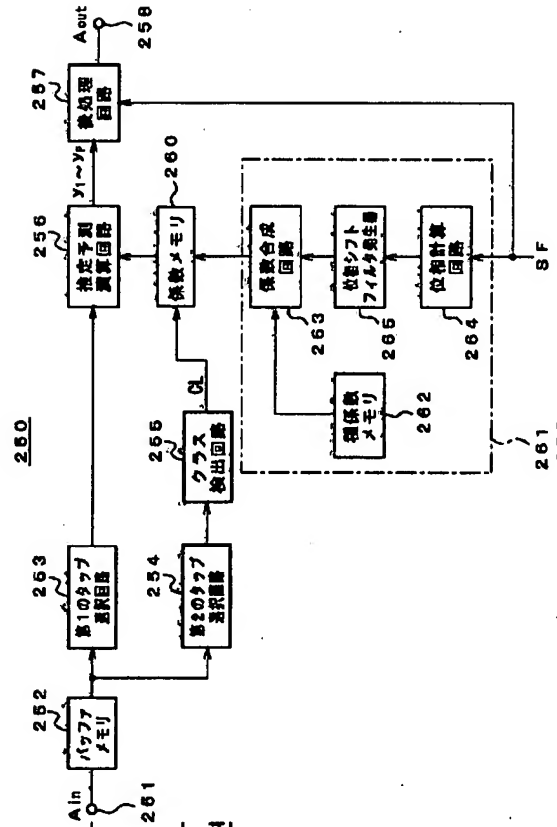
【図16】

画像信号処理装置



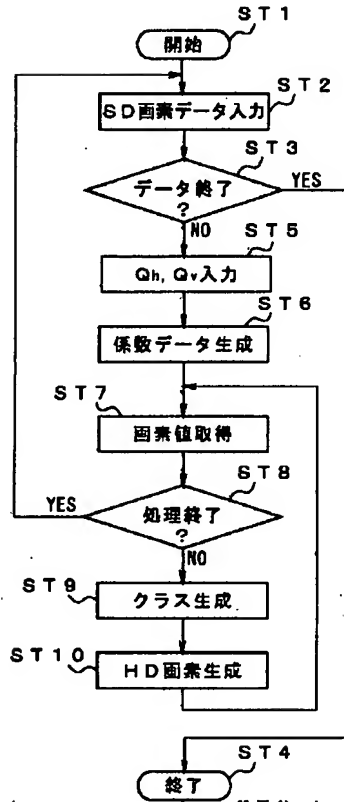
【図15】

音声信号処理回路



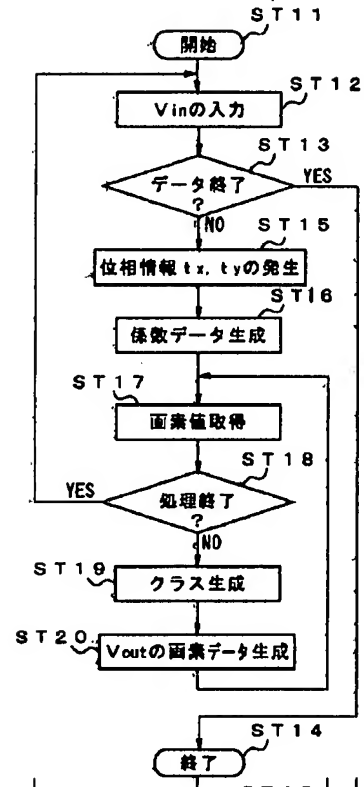
【図17】

画像信号処理



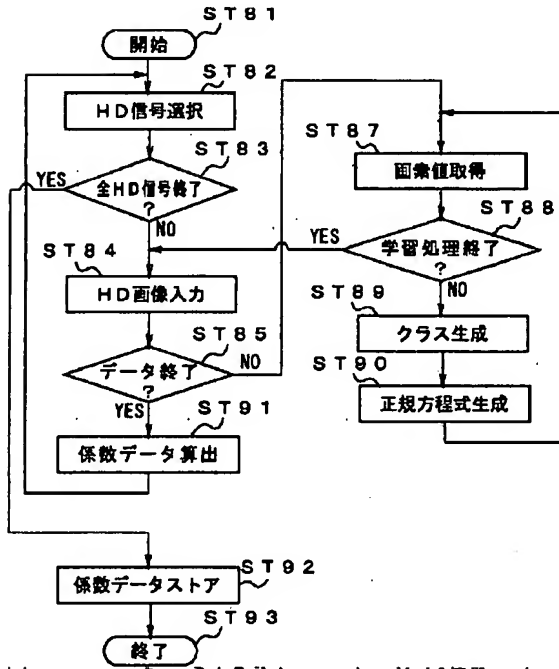
【図18】

画像信号処理



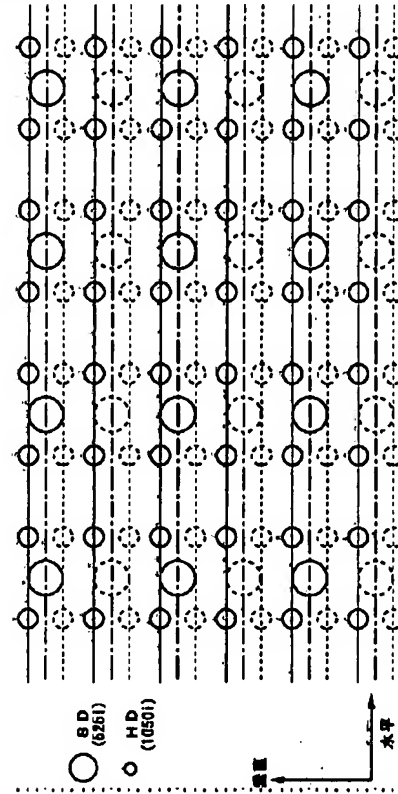
【図19】

種係数データ生成処理



【図20】

525i信号と1050i信号の画素位置関係



フロントページの続き

(72)発明者 藤原 直樹
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72)発明者 中村 芳晃
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

Fターム(参考) 5C063 AB03 BA03 BA09 BA12 CA01
CA11 DA05 DA13